

# 1. COMPONENTES SEMICONDUTORES DE POTÊNCIA

A figura 1.1 mostra uma distribuição dos componentes semicondutores, indicando limites (1994) para valores de tensão de bloqueio, corrente de condução e frequência de comutação. Obviamente estes limites evoluem com o desenvolvimento tecnológico e servem como uma ilustração para a verificação, numa primeira aproximação, das faixas de potência em que cada componente pode ser utilizado.

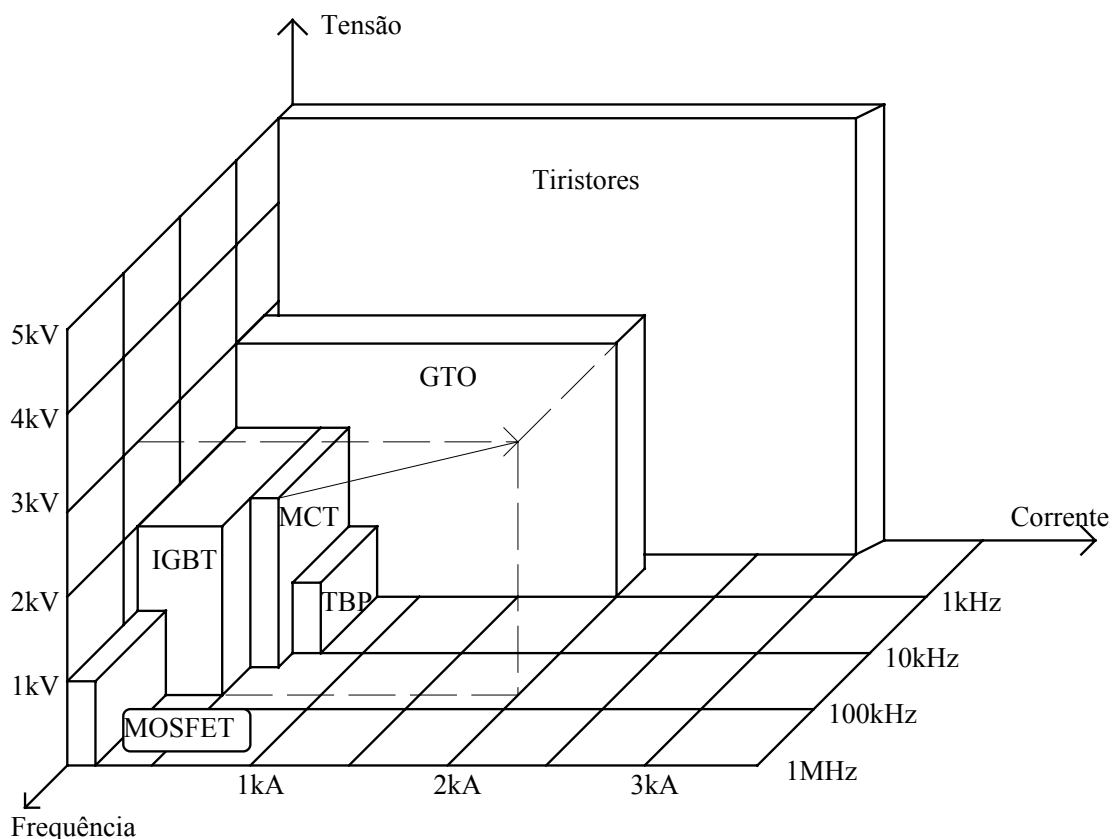


Figura 1.1 Limites de operação de componentes semicondutores de potência.

## 1.1 Breve Revisão da Física de Semicondutores

A passagem de corrente elétrica em um meio depende da aplicação de um campo elétrico e da existência de portadores livres (usualmente elétrons) neste meio. Em metais, como o cobre ou a prata, a densidade de portadores livres (elétrons) é da ordem de  $10^{23}/\text{cm}^3$ , enquanto nos materiais isolantes, como o quartzo ou o óxido de alumínio, o valor é da ordem de  $10^3/\text{cm}^3$ . Os chamados semicondutores, como o silício, tem densidades intermediárias, na faixa de  $10^8$  a  $10^{19}/\text{cm}^3$ . Nos condutores e nos isolantes, tais densidades são propriedades dos materiais, enquanto nos semicondutores estas podem ser variadas, seja pela adição de “impurezas” de outros materiais, seja pela aplicação de campos elétricos em algumas estruturas de semicondutores.

### 1.1.1 Os portadores: elétrons e lacunas

Átomos de materias com 4 elétrons em sua camada mais externa (C, Ge, Si, etc.), ou ainda moléculas com a mesma propriedade, permitem o estabelecimento de ligações muito

estáveis, uma vez que, pelo compartilhamento dos elétrons externos pelos átomos vizinhos (ligação covalente), tem-se um arranjo com 8 elétrons na camada de valência, como ilustra a figura 1.2.

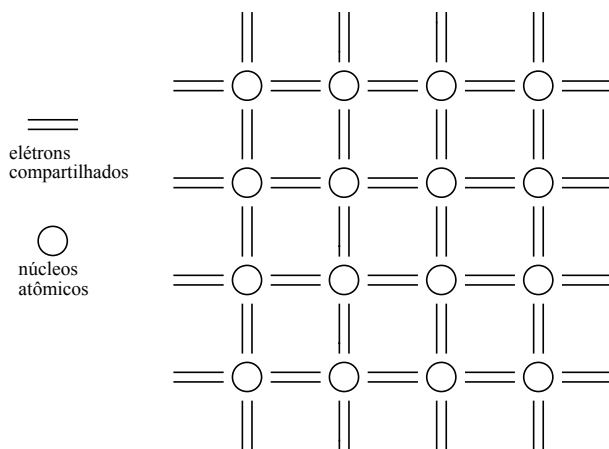


Figura 1.2 – Estrutura cristalina de material semiconductor

Em qualquer temperatura acima do zero absoluto (-273 °C), algumas destas ligações são rompidas (ionização térmica), produzindo elétrons livres. O átomo que perde tal elétron se torna positivo. Eventualmente um outro elétron também escapa de outra ligação e, atraído pela carga positiva do átomo, preenche a ligação covalente. Desta maneira tem-se uma movimentação relativa da “carga positiva”, chamada de lacuna, que, na verdade, é devida ao deslocamento dos elétrons que saem de suas ligações covalentes e vão ocupar outras, como mostra a figura 1.3.

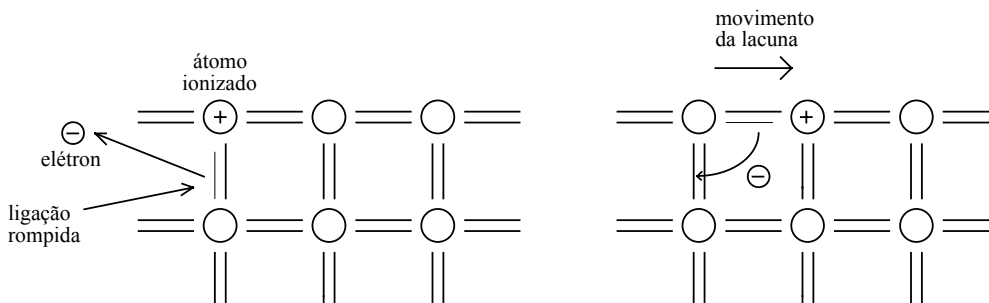


Figura 1.3 – Movimento de elétrons e lacunas em semiconductor

A ionização térmica gera o mesmo número de elétrons e lacunas. Em um material puro, a densidade de portadores é aproximadamente dada por:

$$n_i \approx \sqrt{C \cdot e^{-\frac{-qE_g}{kT}}} \tag{1.1}$$

onde C é uma constante de proporcionalidade, q é a carga do elétron (valor absoluto),  $E_g$  é a banda de energia do semiconductor (1,1 eV para o Si), k é a constante de Boltzmann, T é a temperatura em Kelvin. Para o Si, à temperatura ambiente (300K),  $n_i \approx 10^{10}/\text{cm}^3$ .

### 1.1.2 Semicondutores dopados

Quando se faz a adição de átomos de materiais que possuam 3 (como o alumínio ou o boro) ou 5 elétrons (como o fósforo) em sua camada de valência à estrutura dos semicondutores, os átomos vizinhos a tal impureza terão suas ligações covalentes incompletas ou com excesso de elétrons, como mostra a figura 1.4.

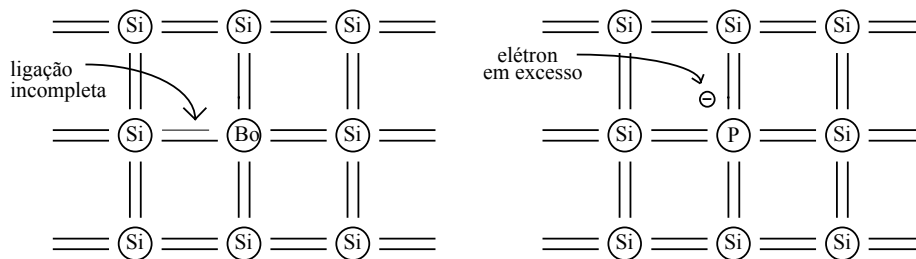


Figura 1.4 – Semicondutores dopados

Neste caso não tem-se mais o equilíbrio entre elétrons e lacunas, passando a existir um número maior de elétrons livres nos materiais dopados com elementos da quinta coluna da tabela periódica, ou de lacunas, caso a dopagem seja com elementos da terceira coluna. Respectivamente, produzem-se os chamados materiais semicondutores tipo N e tipo P. Observe-se, no entanto, que o material permanece eletricamente neutro, uma vez que a quantidade total de elétrons e prótons é a mesma.

Quando a lacuna introduzida pelo boro captura um elétron livre, tem-se a movimentação da lacuna. Neste caso diz-se que as lacunas são os *portadores majoritários*, sendo os elétrons os *portadores minoritários*.

Já no material tipo N, a movimentação do elétron excedente deixa o átomo ionizado, o que o faz capturar outro elétron livre. Neste caso os *portadores majoritários* são os elétrons, enquanto os *minoritários* são as lacunas.

As dopagens das impurezas ( $10^{19}/\text{cm}^3$  ou menos), tipicamente são feitas em níveis muito menores que a densidade de átomos do material semiconductor ( $10^{23}/\text{cm}^3$ ), de modo que as propriedades de ionização térmica não são afetadas.

Mesmo em um material dopado, o produto das densidades de lacunas e de elétrons ( $p_o$  e  $n_o$ , respectivamente) é igual ao valor  $n_i^2$  dado pela equação (1.1), embora aqui  $p_o \neq n_o$ .

Além da ionização térmica, tem-se uma quantidade adicional de cargas “livres”, relativas às próprias impurezas. Pelos valores indicados anteriormente, pode-se verificar que a concentração de átomos de impurezas é muitas ordens de grandeza superior à densidade de portadores gerados por efeito térmico, de modo que, num material tipo P,  $p_o \rightarrow N_a$ , onde  $N_a$  é a densidade de impurezas “aceitadoras” de elétrons. Já no material tipo N,  $n_o \rightarrow N_d$ , onde  $N_d$  é a densidade de impurezas “doadoras” de elétrons.

Em qualquer dos materiais, a densidade dos portadores minoritários é proporcional ao quadrado da densidade “intrínseca”,  $n_i$ , e é fortemente dependente da temperatura.

$$n_o \approx \frac{n_i^2}{p_o}, \quad p_o \approx N_a \tag{1.2}$$

$$p_o \approx \frac{n_i^2}{n_o}, \quad n_o \approx N_d \tag{1.3}$$

### 1.1.3 Recombinação

Uma vez que a quantidade  $n_i$  é determinada apenas por propriedades do material e pela temperatura, é necessário que exista algum mecanismo que faça a *recombinação* do excesso de portadores à medida que novos portadores são criados pela ionização térmica.

Tal mecanismo inclui tanto a recombinação propriamente dita de um elétron com uma lacuna em um átomo de Si, quanto a captura dos elétrons pela impureza ionizada., ou, adicionalmente, por imperfeições na estrutura cristalina. Tais imperfeições fazem com que os átomos adjacentes não necessitem realizar 4 ligações covalentes.

Pode-se definir o “tempo de vida” de um portador como o tempo médio necessário para que o elétron ou a lacuna sejam “neutralizados” pela consecussão de uma ligação covalente. Em muitos casos pode-se considerar o “tempo de vida” de um portador como uma constante do material. No entanto, especialmente nos semicondutores de potência, esta não é uma boa simplificação.

Quando ocorre um significativo aumento na temperatura do semiconductor, tem-se um aumento no tempo de recombinação do excesso de portadores, o que leva a um aumento nos tempos de comutação dos dispositivos de tipo “portadores minoritários”, como o transistor bipolar e os tiristores.

Já em situações de alta dopagem ( $10^{17}/\text{cm}^3$  ou superior), a taxa de recombinação aumenta, o que leva a um crescimento da queda de tensão sobre o dispositivo quando este está em condução.

Uma vez que este “tempo de vida” dos portadores afeta significativamente o comportamento dos dispositivos de potência, a obtenção de métodos que possam controlá-lo é importante. Um dos métodos que possibilita o “ajuste” deste tempo é a dopagem com ouro, uma vez que este elemento funciona como um “centro” de recombinação, uma vez que realiza tal operação com grande facilidade. Outro método é o da irradiação de elétrons de alta energia, bombardeando a estrutura cristalina de modo a deformá-la e, assim, criar “centros de recombinação”. Este último método tem sido preferido devido à sua maior controlabilidade (a energia dos elétrons é facilmente controlável, permitindo estabelecer a que profundidade do cristal se quer realizar as deformações) e por ser aplicado no final do processo de construção do componente.

### 1.1.4 Correntes de deriva e de difusão

Quando um campo elétrico for aplicado a um material semiconductor, as lacunas se movimentarão no sentido do campo decrescente, enquanto os elétrons seguirão em sentido oposto. Esta corrente depende de um parâmetro denominado “mobilidade”, que depende do material e do tipo de portador. A mobilidade dos elétrons é aproximadamente 3 vezes maior do que a das lacunas para o Si em temperatura ambiente. A mobilidade diminui aproximadamente com o quadrado do aumento da temperatura.

Outro fator de movimentação de portadores é por “difusão”, quando existem regiões adjacentes em que há diferentes concentrações de portadores. O movimento aleatório dos portadores tende a equalizar sua dispersão pelo meio, de modo que tende a haver uma migração de portadores das regiões mais concentradas para as mais dispersas.

## 1.2 Diodos de Potência

Um diodo semiconductor é uma estrutura P-N que, dentro de seus limites de tensão e de corrente, permite a passagem de corrente em um único sentido. Detalhes de funcionamento, em geral desprezados para diodos de sinal, podem ser significativos para componentes de

maior potência, caracterizados por uma maior área (para permitir maiores correntes) e maior comprimento (a fim de suportar tensões mais elevadas). A figura 1.5 mostra, simplificada, a estrutura interna de um diodo.

Aplicando-se uma tensão entre as regiões P e N, a diferença de potencial aparecerá na região de transição, uma vez que a resistência desta parte do semiconductor é muito maior que a do restante do componente (devido à concentração de portadores).

Quando se polariza reversamente um diodo, ou seja, se aplica uma tensão negativa no anodo (região P) e positiva no catodo (região N), mais portadores positivos (lacunas) migram para o lado N, e vice-versa, de modo que a largura da região de transição aumenta, elevando a barreira de potencial.

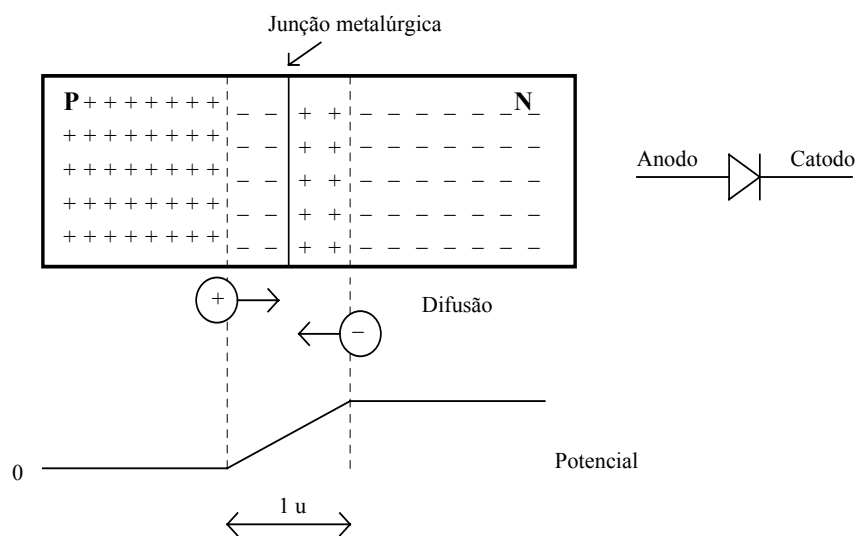


Figura 1.5 Estrutura básica de um diodo semiconductor.

Por difusão ou efeito térmico, uma certa quantidade de portadores minoritários penetra na região de transição. São, então, acelerados pelo campo elétrico, indo até a outra região neutra do dispositivo. Esta corrente reversa independe da tensão reversa aplicada, variando, basicamente, com a temperatura.

Se o campo elétrico na região de transição for muito intenso, os portadores em trânsito obterão grande velocidade e, ao se chocarem com átomos da estrutura, produzirão novos portadores, os quais, também acelerados, produzirão um efeito de avalanche. Dado o aumento na corrente, sem redução significativa na tensão na junção, produz-se um pico de potência que destrói o componente.

Uma polarização direta leva ao estreitamento da região de transição e à redução da barreira de potencial. Quando a tensão aplicada superar o valor natural da barreira, cerca de 0,7V para diodos de Si, os portadores negativos do lado N serão atraídos pelo potencial positivo do anodo e vice-versa, levando o componente à condução.

Na verdade, a estrutura interna de um diodo de potência é um pouco diferente desta apresentada. Existe uma região N intermediária, com baixa dopagem. O papel desta região é permitir ao componente suportar tensões mais elevadas, pois tornará menor o campo elétrico na região de transição (que será mais larga, para manter o equilíbrio de carga).

Esta região de pequena densidade de dopante dará ao diodo uma significativa característica resistiva quando em condução, a qual se torna mais significativa quanto maior for a tensão suportável pelo componente. As camadas que fazem os contatos externos são altamente dopadas, a fim de fazer com que se obtenha um contato com característica ôhmica e não semi-condutor.

O contorno arredondado entre as regiões de anodo e catodo tem como função criar campos elétricos mais suaves (evitando o efeito de pontas).

No estado bloqueado, pode-se analisar a região de transição como um capacitor, cuja carga é aquela presente na própria região de transição.

Na condução não existe tal carga, no entanto, devido à alta dopagem da camada P+, por difusão, existe uma penetração de lacunas na região N-. Além disso, à medida que cresce a corrente, mais lacunas são injetadas na região N-, fazendo com que elétrons venham da região N+ para manter a neutralidade de carga. Desta forma, cria-se uma carga espacial no catodo, a qual terá que ser removida (ou se recombinar) para permitir a passagem para o estado bloqueado do diodo.

O comportamento dinâmico de um diodo de potência é, na verdade, muito diferente do de uma chave ideal, como se pode observar na figura 1.6. Suponha-se que se aplica uma tensão  $v_i$  ao diodo, alimentando uma carga resistiva (cargas diferentes poderão alterar alguns aspectos da forma de onda).

Durante  $t_1$ , remove-se a carga acumulada na região de transição. Como ainda não houve significativa injeção de portadores, a resistência da região N- é elevada, produzindo um pico de tensão. Indutâncias parasitas do componente e das conexões também colaboram com a sobre-tensão. Durante  $t_2$  tem-se a chegada dos portadores e a redução da tensão para cerca de 1V. Estes tempos são, tipicamente, da ordem de centenas de ns.

No desligamento, a carga espacial presente na região N- deve ser removida antes que se possa reiniciar a formação da barreira de potencial na junção. Enquanto houver portadores transitando, o diodo se mantém em condução. A redução em  $V_{on}$  se deve à diminuição da queda ôhmica. Quando a corrente atinge seu pico negativo é que foi retirado o excesso de portadores, iniciando-se, então, o bloqueio do diodo. A taxa de variação da corrente, associada às indutâncias do circuito, provoca uma sobre-tensão negativa.

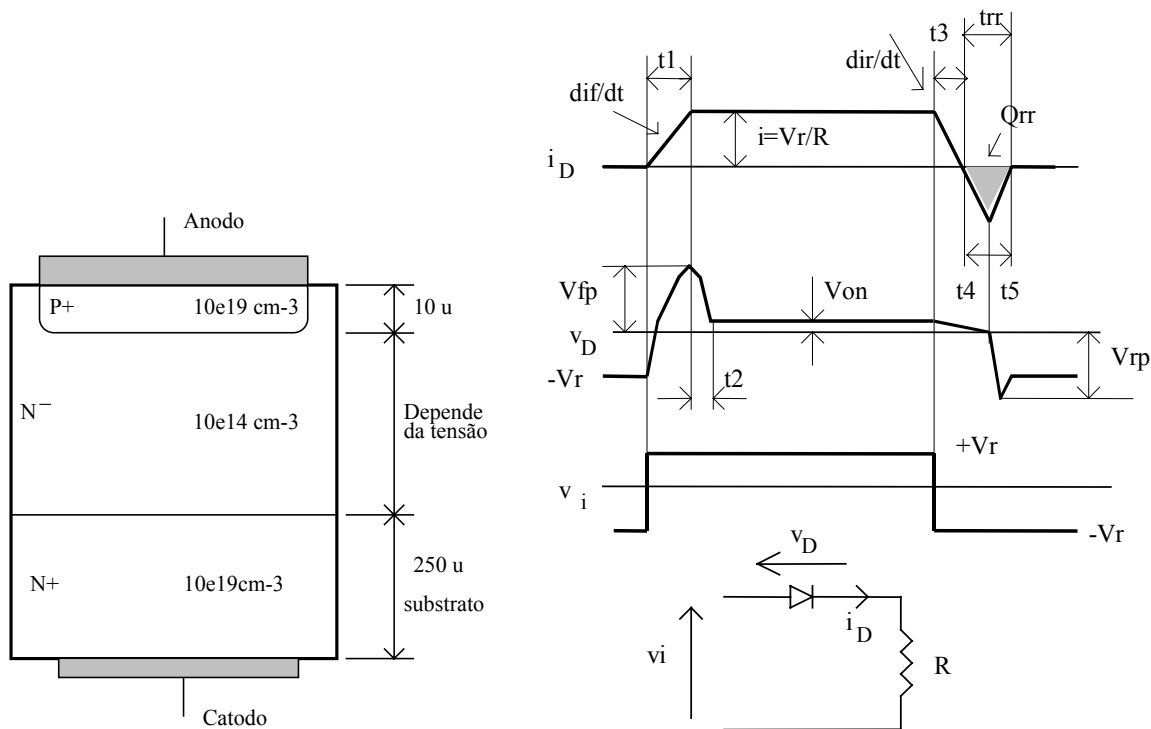


Figura 1.6 - Estrutura típica de diodo de potência e formas de onda típicas de comutação de diodo de potência.

A figura 1.7 mostra resultados experimentais de um diodo de potência “lento” (retificador) em um circuito como o da figura 1.6, no qual a indutância é desprezível, como se nota na figura (a), pela inversão quase imediata da polaridade da corrente. A corrente reversa é limitada pela resistência presente no circuito. Já na entrada em condução, a tensão aplicada ao circuito aparece instantaneamente sobre o próprio diodo, o que contribui para limitar o crescimento da corrente. Quando esta tensão cai, a corrente vai assumindo seu valor de regime.

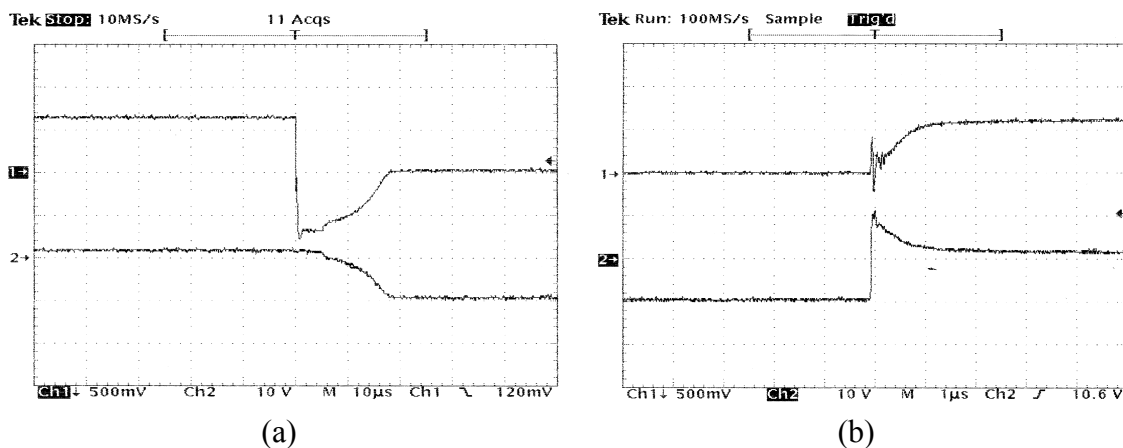


Figura 1.7 - Resultados experimentais das comutações de diodo: (a) desligamento; (b) entrada em condução.

Diodos rápidos possuem  $t_{rr}$  da ordem de, no máximo, poucos micro-segundos, enquanto nos diodos normais é de dezenas ou centenas de micro-segundos.

O retorno da corrente a zero, após o bloqueio, devido à sua elevada derivada e ao fato de, neste momento, o diodo já estar desligado, é uma fonte importante de sobretensões produzidas por indutâncias parasitas associadas aos componentes por onde circula tal corrente. A fim de minimizar este fenômeno foram desenvolvidos os diodos “soft-recovery”, nos quais esta variação de corrente é suavizada, reduzindo os picos de tensão gerados.

Em aplicações nas quais o diodo comuta sob tensão nula, como é o caso dos retificadores com filtro capacitivo, praticamente não se observa o fenômeno da recombinação reversa.

### 1.3 Diodos Schottky

Quando é feita uma junção entre um terminal metálico e um material semiconductor, o contato tem, tipicamente, um comportamento ôhmico, ou seja, a resistência do contato governa o fluxo da corrente. Quando este contato é feito entre um metal e uma região semicondutora com densidade de dopante relativamente baixa, o efeito dominante deixa de ser o resistivo, passando a haver também um efeito retificador.

Um diodo Schottky é formado colocando-se um filme metálico em contato direto com um semiconductor, como indicado na figura 1.8. O metal é usualmente depositado sobre um material tipo N, por causa da maior mobilidade dos portadores neste tipo de material. A parte metálica será o anodo e o semiconductor, o catodo.

Numa deposição de Al (3 elétrons na última camada), os elétrons do semiconductor tipo N migrarão para o metal, criando uma região de transição na junção.

Note-se que apenas elétrons (portadores majoritários em ambos materiais) estão em trânsito. O seu chaveamento é muito mais rápido do que o dos diodos bipolares, uma vez que não existe carga espacial armazenada no material tipo N, sendo necessário apenas refazer a barreira de potencial (tipicamente de 0,3V). A região N+ tem uma dopagem relativamente alta, a fim de reduzir as perdas de condução, com isso, a máxima tensão suportável por estes diodos é de cerca de 100V.

A aplicação deste tipo de diodos ocorre principalmente em fontes de baixa tensão, nas quais as quedas sobre os retificadores são significativas.

Na figura 1.4.(b) tem-se uma forma de onda típica no desligamento do componente. Note que, diferentemente dos diodos convencionais, assim que a corrente se inverte a tensão começa a crescer, indicando a não existência dos portadores minoritários no dispositivo.

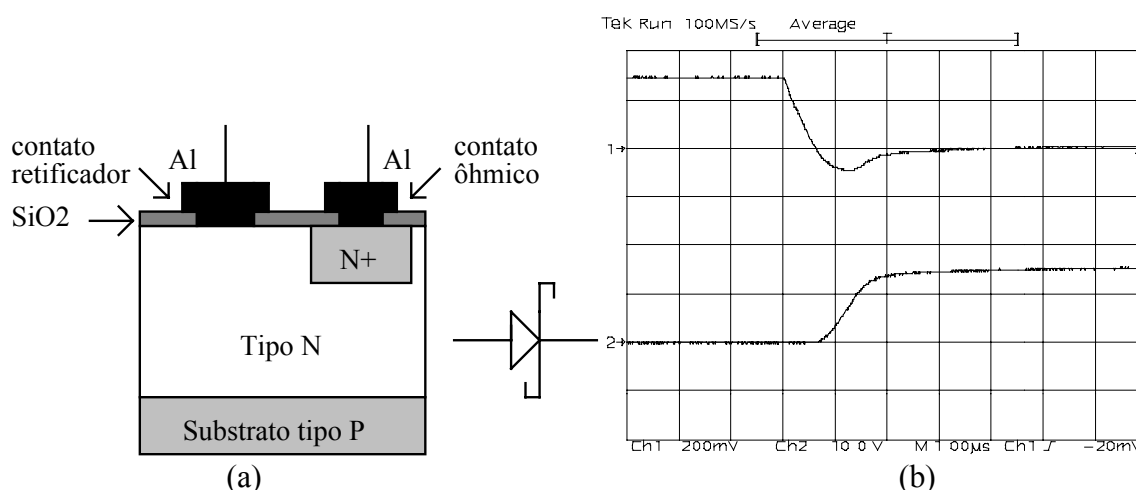


Figura 1.8 - (a) Estrutura de diodo Schottky; (b) Forma de onda típica no desligamento

## 1.4 Tiristor

O nome tiristor engloba uma família de dispositivos semicondutores que operam em regime chaveado, tendo em comum uma estrutura de 4 camadas semicondutoras numa sequência p-n-p-n, apresentando um funcionamento biestável.

O tiristor de uso mais difundido é o SCR (Retificador Controlado de Silício), usualmente chamado simplesmente de tiristor. Outros componentes, no entanto, possuem basicamente uma mesma estrutura: LASCR (SCR ativado por luz), também chamado de LTT (Light Triggered Thyristor), TRIAC (tiristor triodo bidirecional), DIAC (tiristor diodo bidirecional), GTO (tiristor comutável pela porta), MCT (Tiristor controlado por MOS).

### 1.4.1 Princípio de funcionamento

O tiristor é formado por quatro camadas semicondutoras, alternadamente p-n-p-n, possuindo 3 terminais: *anodo* e *catodo*, pelos quais flui a corrente, e a *porta* (ou *gate*) que, a uma injeção de corrente, faz com que se estabeleça a corrente anódica. A figura 1.9 ilustra uma estrutura simplificada do dispositivo.

Se entre anodo e catodo tivermos uma tensão positiva, as junções J1 e J3 estarão diretamente polarizadas, enquanto a junção J2 estará reversamente polarizada. Não haverá condução de corrente até que a tensão  $V_{ak}$  se eleve a um valor que provoque a ruptura da barreira de potencial em J2.

Se houver uma tensão  $V_{gk}$  positiva, circulará uma corrente através de J3, com portadores negativos indo do catodo para a porta. Por construção, a camada P ligada à porta é suficientemente estreita para que parte destes elétrons que cruzam J3 possuam energia cinética suficiente para vencer a barreira de potencial existente em J2, sendo então atraídos pelo anodo.

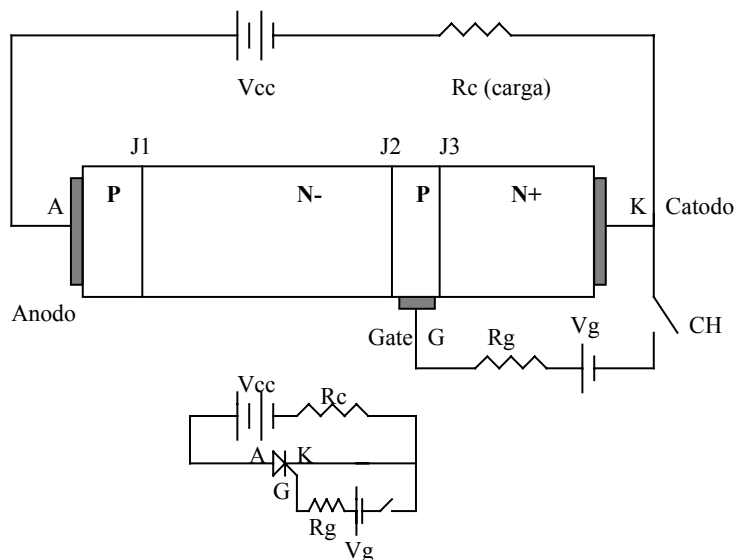


Figura 1.9 - Funcionamento básico do tiristor e seu símbolo.

Desta forma, a junção reversamente polarizada tem sua diferença de potencial diminuída e estabelece-se uma corrente entre anodo e catodo, que poderá persistir mesmo na ausência da corrente de porta.

Quando a tensão  $V_{ak}$  for negativa, J1 e J3 estarão reversamente polarizadas, enquanto J2 estará diretamente polarizada. Uma vez que a junção J3 é intermediária a regiões de alta dopagem, ela não é capaz de bloquear tensões elevadas, de modo que cabe à junção J1 manter o estado de bloqueio do componente.

É comum fazer-se uma analogia entre o funcionamento do tiristor e o de uma associação de dois transistores, conforme mostrado na figura 1.10.

Quando uma corrente  $I_g$  positiva é aplicada,  $I_{c2}$  e  $I_k$  crescerão. Como  $I_{c2} = I_{b1}$ , T1 conduzirá e teremos  $I_{b2} = I_{c1} + I_g$ , que aumentará  $I_{c2}$  e assim o dispositivo evoluirá até a saturação, mesmo que  $I_g$  seja retirada. Tal efeito cumulativo ocorre se os ganhos dos transistores forem maior que 1. O componente se manterá em condução desde que, após o processo dinâmico de entrada em condução, a corrente de anodo tenha atingido um valor superior ao limite  $I_L$ , chamado de corrente de "latching".

Para que o tiristor deixe de conduzir é necessário que a corrente por ele caia abaixo do valor mínimo de manutenção ( $I_H$ ), permitindo que se restabeleça a barreira de potencial em J2. Para a comutação do dispositivo não basta, pois, a aplicação de uma tensão negativa entre anodo e catodo. Tal tensão reversa apressa o processo de desligamento por deslocar nos sentidos adequados os portadores na estrutura cristalina, mas não garante, sozinha, o desligamento.

Devido a características construtivas do dispositivo, a aplicação de uma polarização reversa do terminal de gate não permite a comutação do SCR. Este será um comportamento dos GTOs, como se verá adiante.

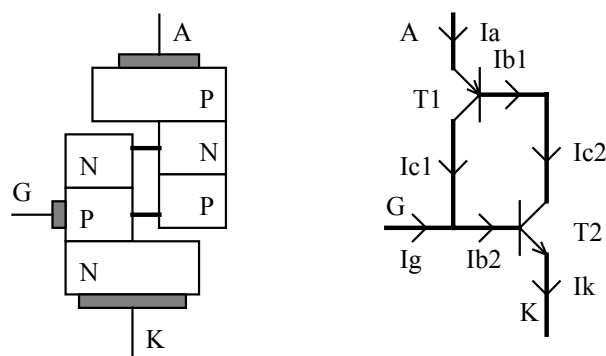


Figura 1.10 - Analogia entre tiristor e transistores bipolares

### 1.4.2 Maneiras de disparar um tiristor

Podemos considerar cinco maneiras distintas de fazer com que um tiristor entre em condução:

#### a) Tensão

Quando polarizado diretamente, no estado desligado, a tensão de polarização é aplicada sobre a junção J2. O aumento da tensão  $V_{AK}$  leva a uma expansão da região de transição tanto para o interior da camada do gate quanto para a camada N adjacente. Mesmo na ausência de corrente de gate, por efeito térmico, sempre existirão cargas livres que penetram na região de transição (no caso, elétrons), as quais são aceleradas pelo campo elétrico presente em J2. Para valores elevados de tensão (e, conseqüentemente, de campo elétrico), é possível iniciar um processo de avalanche, no qual as cargas aceleradas, ao chocarem-se com átomos vizinhos, provoquem a expulsão de novos portadores, os quais reproduzem o processo. Tal fenômeno, do ponto de vista do comportamento do fluxo de cargas pela junção J2, tem efeito similar ao de uma injeção de corrente pelo gate, de modo que, se ao se iniciar a passagem de corrente for atingido o limiar de  $I_L$ , o dispositivo se manterá em condução. A figura. 1.11 mostra a característica estática de um SCR.

#### b) Ação da corrente positiva de porta

Sendo o disparo através da corrente de porta a maneira mais usual de ser ligado o tiristor, é importante o conhecimento dos limites máximos e mínimos para a tensão  $V_{gk}$  e a corrente  $I_g$ , como mostrados na figura 1.12.

O valor  $V_{gm}$  indica a mínima tensão de gate que garante a condução de todos os componentes de um dado tipo, na mínima temperatura especificada.

O valor  $V_{go}$  é a máxima tensão de gate que garante que nenhum componente de um dado tipo entrará em condução, na máxima temperatura de operação.

A corrente  $I_{gm}$  é a mínima corrente necessária para garantir a entrada em condução de qualquer dispositivo de um certo tipo, na mínima temperatura.

Para garantir a operação correta do componente, a reta de carga do circuito de acionamento deve garantir a passagem além dos limites  $V_{gm}$  e  $I_{gm}$ , sem exceder os demais limites (tensão, corrente e potência máximas).

#### c) Taxa de crescimento da tensão direta

Quando reversamente polarizadas, a área de transição de uma junção comporta-se de maneira similar a um capacitor, devido ao campo criado pela carga espacial. Considerando que praticamente toda a tensão está aplicada sobre a junção J2 (quando o SCR estiver desligado e polarizado diretamente), a corrente que atravessa tal junção é dada por:

$$I_j = \frac{d(C_j \cdot V_{ak})}{dt} = C_j \cdot \frac{dV_{ak}}{dt} + V_{ak} \cdot \frac{dC_j}{dt} \tag{1.4}$$

Onde  $C_j$  é a capacitância da junção.

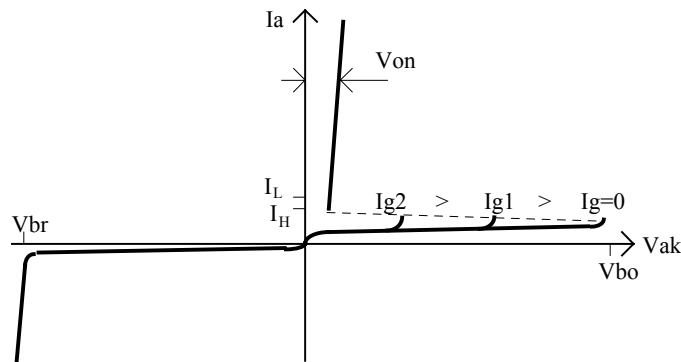


Figura 1.11 - Característica estática do tiristor.

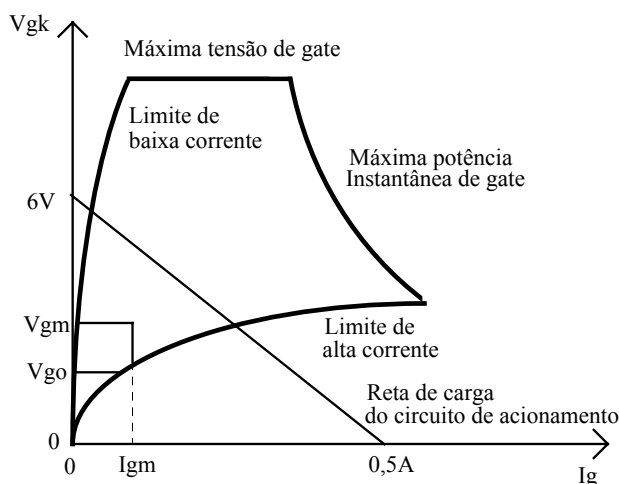


Figura 1.12 - Condições para disparo de tiristor através de controle pela porta.

Quando  $V_{ak}$  cresce, a capacitância diminui, uma vez que a região de transição aumenta de largura. Entretanto, se a taxa de variação da tensão for suficientemente elevada, a corrente que atravessará a junção pode ser suficiente para levar o tiristor à condução.

Uma vez que a capacitância cresce com o aumento da área do semiconductor, os componentes para correntes mais elevadas tendem a ter um limite de  $dv/dt$  menor. Observe-se que a limitação diz respeito apenas ao crescimento da tensão direta ( $V_{ak} > 0$ ). A taxa de crescimento da tensão reversa não é importante, uma vez que as correntes que circulam pelas junções J1 e J3, em tal situação, não tem a capacidade de levar o tiristor a um estado de condução.

Como se verá adiante, utilizam-se circuitos RC em paralelo com os tiristores com o objetivo de limitar a velocidade de crescimento da tensão direta sobre eles.

*d) Temperatura*

A altas temperaturas, a corrente de fuga numa junção p-n reversamente polarizada dobra aproximadamente com o aumento de  $8^{\circ}C$ . Assim, a elevação da temperatura pode levar a uma corrente através de J2 suficiente para levar o tiristor à condução.

### e) Energia radiante

Energia radiante dentro da banda espectral do silício, incidindo e penetrando no cristal, produz considerável quantidade de pares elétron-lacuna, aumentando a corrente de fuga reversa, possibilitando a condução do tiristor. Este tipo de acionamento é o utilizado nos LASCR, cuja aplicação principal é em sistemas que operam em elevado potencial, onde a isolação necessária só é obtida por meio de acoplamentos óticos.

### 1.4.3 Parâmetros básicos de tiristores

Apresentaremos a seguir alguns parâmetros típicos de tiristores e que caracterizam condições limites para sua operação. Alguns já foram apresentados e comentados anteriormente e serão, pois, apenas citados aqui.

- Tensão direta de ruptura ( $V_{BO}$ )
- Máxima tensão reversa ( $V_{BR}$ )
- Máxima corrente de anodo ( $I_{amax}$ ): pode ser dada como valor RMS, médio, de pico e/ou instantâneo.
- Máxima temperatura de operação ( $T_{jmax}$ ): temperatura acima da qual, devido a um possível processo de avalanche, pode haver destruição do cristal.
- Resistência térmica ( $R_{th}$ ): é a diferença de temperatura entre 2 pontos especificados ou regiões, dividido pela potência dissipada sob condições de equilíbrio térmico. É uma medida das condições de fluxo de calor do cristal para o meio externo.
- Característica  $I_2t$ : é o resultado da integral do quadrado da corrente de anodo num determinado intervalo de tempo, sendo uma medida da máxima potência dissipável pelo dispositivo. É dado básico para o projeto dos circuitos de proteção.
- Máxima taxa de crescimento da tensão direta  $Vak$  ( $dv/dt$ ).
- Máxima taxa de crescimento da corrente de anodo ( $di/dt$ ): fisicamente, o início do processo de condução de corrente pelo tiristor ocorre no centro da pastilha de silício, ao redor da região onde foi construída a porta, espalhando-se radialmente até ocupar toda a superfície do catodo, à medida que cresce a corrente. Mas se a corrente crescer muito rapidamente, antes que haja a expansão necessária na superfície condutora, haverá um excesso de dissipação de potência na área de condução, danificando a estrutura semicondutora. Este limite é ampliado para tiristores de tecnologia mais avançada fazendo-se a interface entre gate e catodo com uma maior área de contato, por exemplo, "interdigitando" o gate. A figura 1.13 ilustra este fenômeno.
- Corrente de manutenção de condução ( $I_H$ ): a mínima corrente de anodo necessária para manter o tiristor em condução.
- Corrente de disparo ( $I_L$ ): mínima corrente de anodo requerida para manter o SCR ligado imediatamente após ocorrer a passagem do estado desligado para o ligado e ser removida a corrente de porta.
- Tempo de disparo ( $t_{on}$ ): é o tempo necessário para o tiristor sair do estado desligado e atingir a plena condução.
- Tempo de desligamento ( $t_{off}$ ): é o tempo necessário para a transição entre o estado de condução e o de bloqueio. É devido a fenômenos de recombinação de portadores no material semicondutor.
- Corrente de recombinação reversa ( $I_{rqm}$ ): valor de pico da corrente reversa que ocorre durante o intervalo de recombinação dos portadores na junção.

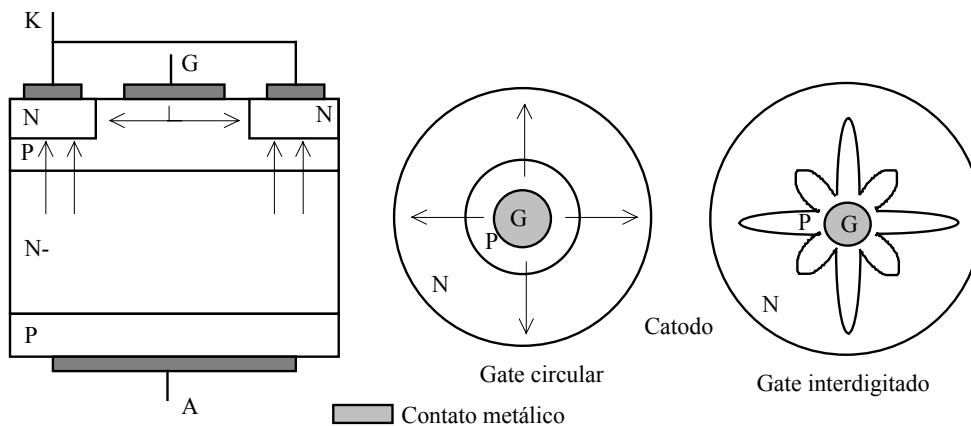


Figura 1.13 - Expansão da área de condução do tiristor a partir das vizinhanças da região de gate.

A figura 1.14 ilustra algumas destas características.

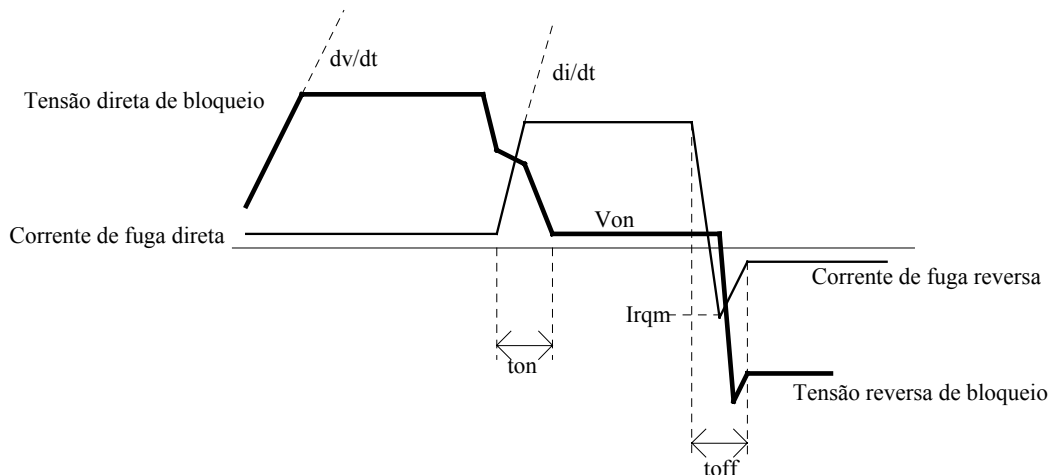


Figura 1.14 Tensões e correntes características de tiristor.

### 1.4.4 Circuitos de excitação do gate

#### a) Condução

Conforme foi visto, a entrada em condução de um tiristor é controlada pela injeção de uma corrente no terminal da porta, devendo este impulso estar dentro da área delimitada pela figura 1.12. Por exemplo, para um dispositivo que deve conduzir 100 A, um acionador que forneça uma tensão  $V_{gk}$  de 6 V com impedância de saída 12 ohms é adequado. A duração do sinal de disparo deve ser tal que permita à corrente atingir  $I_L$  quando, então, pode ser retirada.

Observamos ser bastante simples o circuito de disparo de um SCR e, dado o alto ganho do dispositivo, as exigências quando ao acionamento são mínimas.

#### b) Comutação

Se, por um lado, é fácil a entrada em condução de um tiristor, o mesmo não se pode dizer de sua comutação. Lembramos que a condição de desligamento é que a corrente de anodo fique abaixo do valor  $I_H$ . Se isto ocorrer juntamente com a aplicação de uma tensão reversa, o bloqueio se dará mais rapidamente.

Não existe uma maneira de se desligar o tiristor através de seu terminal de controle, sendo necessário algum arranjo no nível do circuito de anodo para reduzir a corrente principal.

b.1) Comutação Natural

É utilizada em sistemas de CA nos quais, em função do caráter ondulatório da tensão de entrada, em algum instante a corrente tenderá a se inverter e terá, assim, seu valor diminuído abaixo de  $I_H$ , desligando o tiristor. Isto ocorrerá desde que, num intervalo inferior a  $t_{off}$ , não cresça a tensão direta  $V_{ak}$ , o que poderia levá-lo novamente à condução.

A figura 1.15 mostra um circuito de um controlador de tensão CA, alimentando uma carga RL, bem como as respectivas formas de onda. Observe que quando a corrente se anula a tensão sobre a carga se torna zero, indicando que nenhum dos SCRs está em condução.

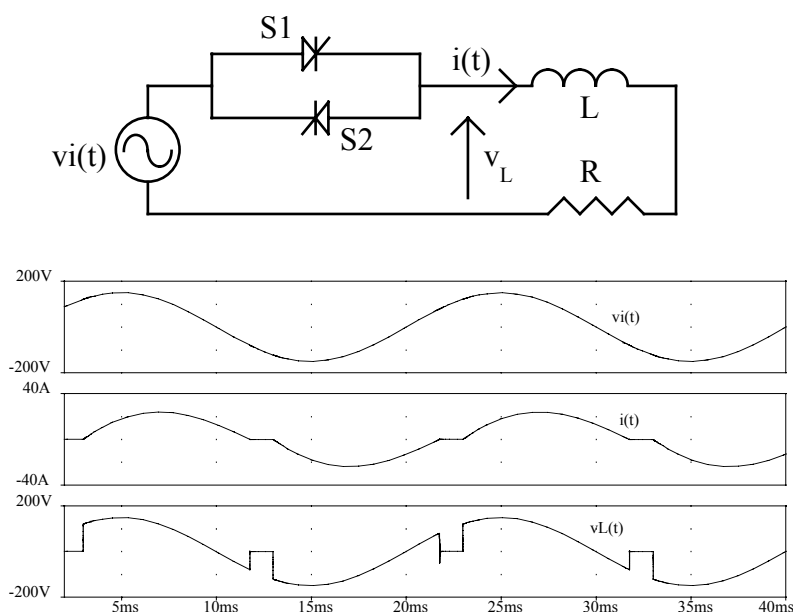


Figura 1.15 - Controlador de tensão CA com carga RL e formas de onda típicas.

b.2) Comutação por ressonância da carga

Em algumas aplicações específicas, é possível que a carga, pela sua dinâmica própria, faça com que a corrente tenda a se inverter, fazendo o tiristor desligar. Isto ocorre, por exemplo, quando existem capacitâncias na carga as quais, ressoando com as indutâncias do circuito produzem um aumento na tensão ao mesmo tempo em que reduzem a corrente. Caso a corrente se torne menor do que a corrente de manutenção e o tiristor permaneça reversamente polarizado pelo tempo suficiente, haverá o seu desligamento. A tensão de entrada pode ser tanto CA quanto CC. A figura 1.16 ilustra tal comportamento. Observe que enquanto o tiristor conduz a tensão de saída,  $v_o(t)$ , é igual à tensão de entrada. Quando a corrente se anula e S1 desliga, o que se observa é a tensão imposta pela carga ressonante.

b.3) Comutação forçada

É utilizada em circuitos com alimentação CC e nos quais não ocorre reversão no sentido da corrente de anodo.

A idéia básica deste tipo de comutação é oferecer à corrente de carga um caminho alternativo ao tiristor, enquanto se aplica uma tensão reversa sobre ele, desligando-o.

Antes do surgimento dos GTOs, este foi um assunto muito discutido, buscando-se topologias eficientes. Com o advento dos dispositivos com comutação pelo gate, os SCRs tiveram sua aplicação concentrada nas aplicações nas quais ocorrem comutação natural ou pela carga.

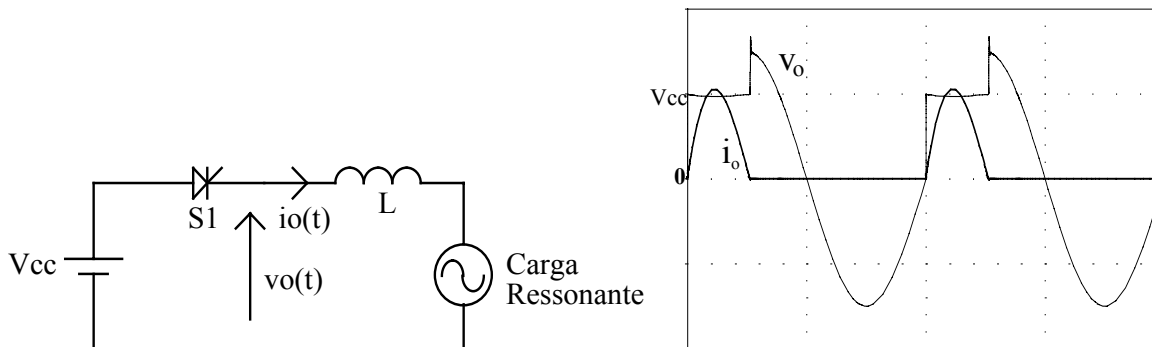


Figura 1.17 Circuito e formas de onda de comutação por ressonância da carga.

A figura 1.18 mostra um circuito para comutação forçada de SCR e as formas de onda típicas. A figura 1.19 mostra detalhes de operação do circuito auxiliar de comutação.

Em um tempo anterior a  $t_0$ , a corrente da carga (suposta quase constante, devido à elevada constante de tempo do circuito RL) passa pelo diodo de circulação. A tensão sobre o capacitor é negativa, com valor igual ao da tensão de entrada.

Em  $t_1$  o tiristor principal,  $S_p$ , é disparado, conectando a fonte à carga, levando o diodo  $D_f$  ao desligamento. Ao mesmo tempo surge uma malha formada por  $S_p$ ,  $C_r$ ,  $D_1$  e  $L_r$ , a qual permite a ocorrência de uma ressonância entre  $C_r$  e  $L_r$ , levando à inversão na polaridade da tensão do capacitor. Em  $t_1$  a tensão atinge seu máximo e o diodo  $D_1$  desliga (pois a corrente se anula). O capacitor está preparado para realizar a comutação de  $S_p$ .

Quando o tiristor auxiliar,  $S_a$ , é disparado, em  $t_2$ , a corrente da carga passa a ser fornecida através do caminho formado por  $L_r$ ,  $S_a$  e  $C_r$ , levando a corrente por  $S_p$  a zero, ao mesmo tempo em que se aplica uma tensão reversa sobre ele, de modo a desligá-lo.

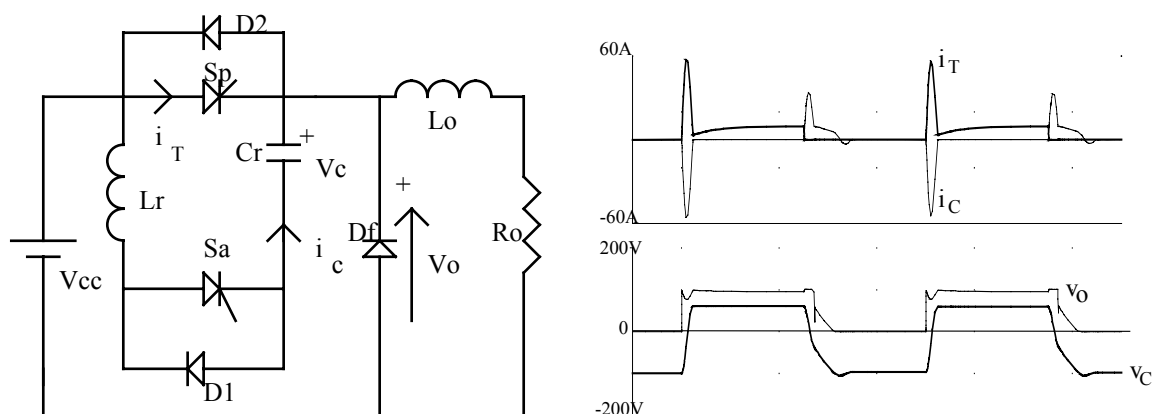


Figura 1.18 Topologia com comutação forçada de SCR e formas de onda típicas.

Continua a haver corrente por  $C_r$ , a qual, em  $t_3$ , se torna igual à corrente da carga, fazendo com que a variação de sua tensão assuma uma forma linear. Esta tensão cresce (no sentido negativo) até levar o diodo de circulação à condução, em  $t_4$ . Como ainda existe corrente pelo indutor  $L_r$ , ocorre uma pequena oscilação na malha  $L_r$ ,  $S_a$ ,  $C_r$  e  $D_2$  e, quando a corrente por  $S_a$  se anula, o capacitor se descarrega até a tensão  $V_{cc}$  na malha formada por  $C_r$ ,  $D_1$ ,  $L_r$ , fonte e  $D_f$ .

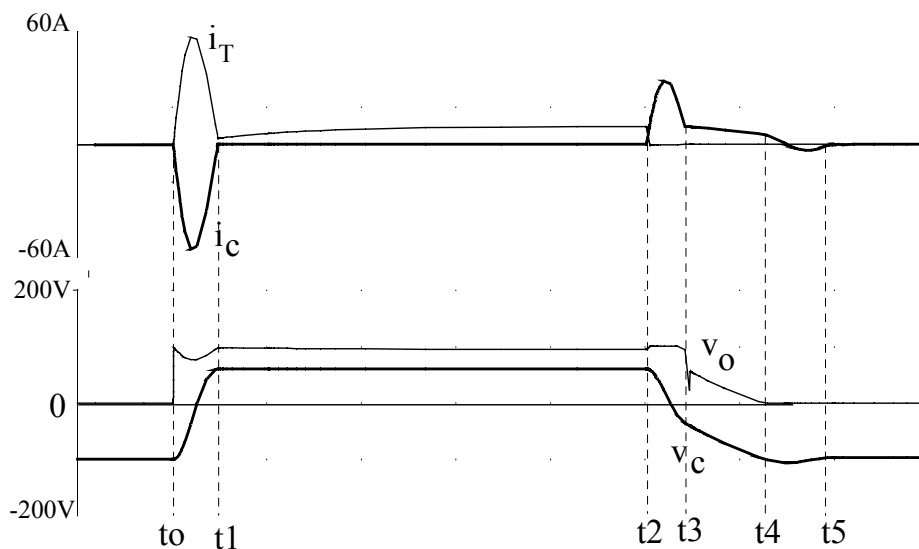


Figura 1.19 - Detalhes das formas de onda durante comutação.

### 1.4.5 Redes Amaciadoras

O objetivo destas redes é evitar problemas advindos de excessivos valores para  $dv/dt$  e  $di/dt$ , conforme descrito anteriormente.

#### a) O problema $di/dt$

Uma primeira medida capaz de limitar possíveis danos causados pelo crescimento excessivamente rápido da corrente de anodo é construir um circuito acionador de gate adequado, que tenha alta derivada de corrente de disparo para que seja também rápida a expansão da área condutora.

Um reator saturável em série com o tiristor também limitará o crescimento da corrente de anodo durante a entrada em condução do dispositivo.

Além deste fato tem-se outra vantagem adicional que é a redução da potência dissipada no chaveamento pois, quando a corrente de anodo crescer, a tensão  $V_{ak}$  será reduzida pela queda sobre a indutância.

O atraso no crescimento da corrente de anodo pode levar à necessidade de um pulso mais longo de disparo, ou ainda a uma seqüência de pulsos, para que seja assegurada a condução do tiristor.

#### b) O problema do $dv/dt$

A limitação do crescimento da tensão direta  $V_{ak}$ , usualmente é feita pelo uso de circuitos RC, RCD, RLCD em paralelo com o dispositivo, como mostrado na figura 1.20.

No caso mais simples (a), quando o tiristor é comutado, a tensão  $V_{ak}$  segue a dinâmica dada por RC que, além disso desvia a corrente de anodo facilitando a comutação. Quando o SCR é ligado o capacitor descarrega-se, ocasionando um pico de corrente no tiristor, limitado pelo valor de R.

No caso (b) este pico pode ser reduzido pelo uso de diferentes resistores para os processos de carga e descarga de C. No 3º caso, o pico é limitado por L, o que não traz eventuais problemas de alto  $di/dt$ . A corrente de descarga de C auxilia a entrada em condução do tiristor para obter um  $I_a > I_L$ , uma vez que se soma à corrente de anodo proveniente da carga.

A energia acumulada no capacitor é praticamente toda dissipada sobre o resistor de descarga.

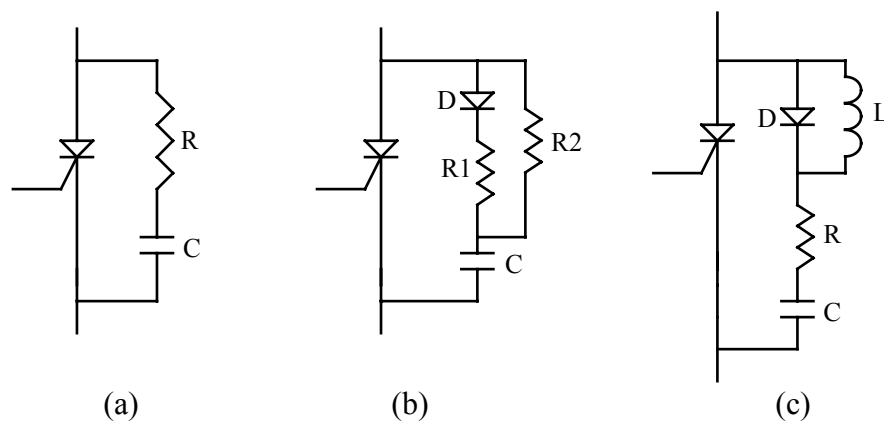


Figura 1.20 - Circuitos amaciadores para  $dv/dt$ .

### 1.4.6 Associação em Paralelo de Tiristores

Desde o início da utilização do tiristor, em 1958, têm crescido constantemente os limites de tensão e corrente suportáveis, atingindo hoje faixas de 5000 V e 4000 A. Há, no entanto, diversas aplicações nas quais é necessária a associação de mais de um destes componentes, seja pela elevada tensão de trabalho, seja pela corrente exigida pela carga.

Quando a corrente de carga, ou a margem de sobre-corrente necessária, não pode ser suportada por um único tiristor, é essencial a ligação em paralelo. A principal preocupação neste caso é a equalização da corrente entre os dispositivos, tanto em regime, como durante o chaveamento. Diversos fatores influem na distribuição homogênea da corrente, desde aspectos relacionados à tecnologia construtiva do dispositivo, até o arranjo mecânico da montagem final.

Existem duas tecnologias básicas de construção de tiristores, diferindo basicamente no que se refere à região do catodo e sua junção com a região da porta. A tecnologia de difusão cria uma região de fronteira entre catodo e gate pouco definida, formando uma junção não-uniforme, que leva a uma característica de disparo (especialmente quanto ao tempo de atraso e à sensibilidade ao disparo) não homogênea. A tecnologia epitaxial permite fronteiras bastante definidas, implicando numa maior uniformidade nas características do tiristor. Conclui-se assim que, quando se faz uma associação (série ou paralela) destes dispositivos, é preferível empregar componentes de construção epitaxial.

Em ligações paralelas de elementos de baixa resistência, um fator crítico para a distribuição de corrente são variações no fluxo concatenado pelas malhas do circuito, dependendo, pois, das indutâncias das ligações. Outro fator importante relaciona-se com a característica do coeficiente negativo de temperatura do dispositivo, ou seja, um eventual desequilíbrio de corrente provoca uma elevação de temperatura no SCR que, por sua vez, melhora as condições de condutividade do componente, aumentando ainda mais o desequilíbrio, podendo levá-lo à destruição.

Uma primeira precaução para reduzir estes desbalanceamentos é realizar uma montagem de tal maneira que todos os tiristores estejam a uma mesma temperatura, o que pode ser feito, por exemplo, pela montagem em um único dissipador.

No que se refere à indutância das ligações, a própria disposição dos componentes em relação ao barramento afeta significativamente esta distribuição de corrente. Arranjos cilíndricos tendem a apresentar um menor desequilíbrio.

#### 1.4.6.1 Estado estacionário

Além das considerações já feitas quanto à montagem mecânica, algumas outras providências podem ser tomadas para melhorar o equilíbrio de corrente nos tiristores:

a) Impedância série

A idéia é adicionar impedâncias em série com cada componente a fim de limitar o eventual desequilíbrio. Se a corrente crescer num ramo, haverá aumento da tensão, o que fará com que a corrente se distribua entre os demais ramos. O uso de resistores implica no aumento das perdas, uma vez que dado o nível elevado da corrente, a dissipação pode atingir centenas de watts, criando problemas de dissipação e eficiência. Outra alternativa é o uso de indutores lineares.

b) Reatores acoplados

Conforme ilustrado na figura 1.21, se a corrente por SCR1 tende a se tornar maior que por SCR2, uma força contra-eletro-motriz aparecerá sobre a indutância, proporcionalmente ao desbalanceamento, tendendo a reduzir a corrente por SCR1. Ao mesmo tempo uma tensão é induzida do outro lado do enrolamento, aumentando a corrente por SCR2. As mais importantes características do reator são alto valor da saturação e baixo fluxo residual, para permitir uma grande excursão do fluxo a cada ciclo.

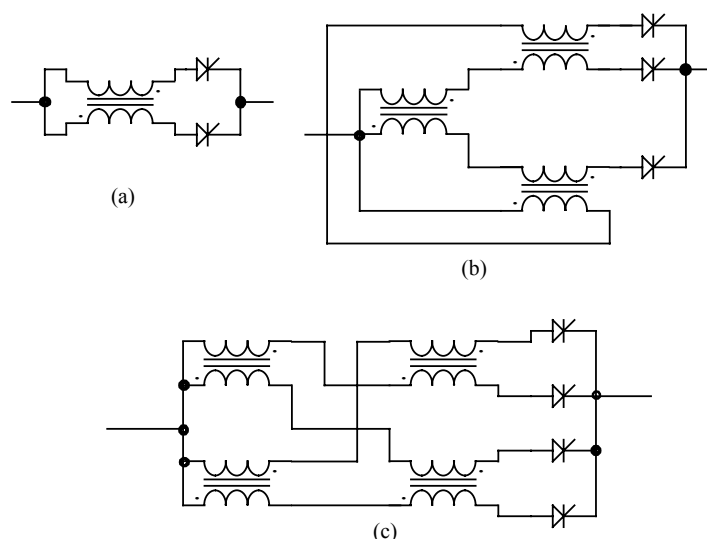


Figura 1.21 - Equalização de corrente com reatores acoplados

1.4.6.2 Disparo

Há duas características do tiristor bastante importantes para boa divisão de corrente entre os componentes no momento em que se deve dar o início da condução: o tempo de atraso ( $t_d$ ) e a mínima tensão de disparo ( $V_{on_{min}}$ ).

O tempo de atraso pode ser interpretado como o intervalo entre a aplicação do sinal de gate e a real condução do tiristor.

A mínima tensão de disparo é o valor mínimo da tensão direta entre *anodo e catodo* com a qual o tiristor pode ser ligado por um sinal adequado de porta. Recorde-se, da característica estática do tiristor, que quanto menor a tensão  $V_{ak}$ , maior deve ser a corrente de gate para levar o dispositivo à condução.

Diferenças em  $t_d$  podem fazer com que um componente entre em condução antes do outro. Com carga indutiva este fato não é tão crítico pela inerente limitação de  $di/dt$  da carga, o que não ocorre com cargas capacitivas e resistivas. Além disso, como  $V_{on_{min}}$  é maior que a queda de tensão direta sobre o tiristor em condução, é possível que outro dispositivo não consiga entrar em condução.

Esta situação é crítica quando se acoplam diretamente os tiristores, sendo minimizada através dos dispositivos de equalização já descritos e ainda por sinais de porta de duração maior que o tempo de atraso.

### **1.4.6.3 Desligamento**

Especialmente com carga indutiva, deve-se prever algum tipo de arranjo que consiga manter o equilíbrio de corrente mesmo que haja diferentes características entre os tiristores (especialmente relacionadas com os tempos de desligamento). A capacitância do circuito amaciador limita o desbalanceamento, uma vez que absorve a corrente do tiristor que começa a desligar.

### **1.4.6.4 Circuito de disparo**

A corrente de gate deve ser alvo de atenções. O uso de um único circuito de comando para acionar todos os tiristores minimiza os problemas de tempos de atraso. Além disso, deve-se procurar usar níveis iguais de corrente e tensão de gate, uma vez que influem significativamente no desempenho do disparo. Para minimizar os efeitos das diferenças nas junções gate-catodo de cada componente pode-se fazer uso de um resistor ou indutor em série com o gate, para procurar equalizar os sinais. É importante que se tenha atingido a corrente de disparo ( $I_L$ ) antes da retirada do pulso de gate, o que pode levar à necessidade de circuitos mais elaborados para fornecer a energia necessária. Uma seqüência de pulsos também pode ser empregada.

## **1.4.7 Associação em série de tiristores**

Quando o circuito opera com tensão superior àquela suportável por um único tiristor, é preciso associar estes componentes em série, com precauções para garantir a distribuição equilibrada de tensão entre eles. Devido a diferenças nas correntes de bloqueio, capacitâncias de junção, tempos de atraso, quedas de tensão direta e recombinação reversa, redes de equalização externa são necessárias, bem como cuidados quanto ao circuito de disparo.

A figura 1.22 indica uma possível distribuição de tensão numa associação de 3 tiristores, nas várias situações de operação.

Durante os estados de bloqueio direto e reverso (I e VI), diferenças nas características de bloqueio resultam em desigual distribuição de tensão em regime. Ou seja, o tiristor com menor condutância quando bloqueado terá de suportar a maior tensão. É interessante, então, usar dispositivos com características o mais próximas possível.

Os estados de condução (III e IV) não apresentam problema de distribuição de tensão. Estados II e V representam um desbalanceamento indesejado durante os transientes de disparo e comutação. No estado II o tempo de atraso do SCR1 é consideravelmente mais longo que o dos outros e, assim, terá que, momentaneamente, suportar toda a tensão. O estado V resulta dos diferentes tempos de recombinação dos componentes. O primeiro a se recombinar suportará toda a tensão.

### **1.4.7.1 Estado estacionário**

O método usual de equalizar tensões nas situações I e VI é colocar uma rede resistiva com cada resistor conectado entre anodo e catodo de cada tiristor. Estes resistores representam consumo de potência, sendo desejável usar os de maior valor possível. O projeto do valor da resistência deve considerar a diferença nos valores das correntes de bloqueio direta e reversa.

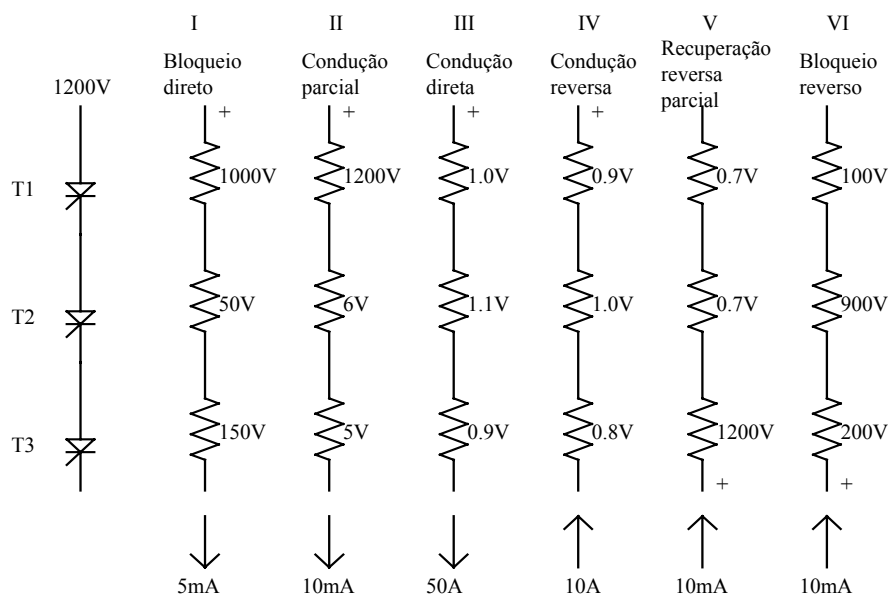


Figura 1.22 - Tensões em associação de tiristores sem rede de equalização.

### 1.4.7.2 Disparo

Um método que pode ser usado para minimizar o desequilíbrio do estado II é fornecer uma corrente de porta com potência suficiente e de rápido crescimento, para minimizar as diferenças relativas ao tempo de atraso. A largura do pulso deve ser tal que garanta a continuidade da condução de todos os tiristores.

### 1.4.7.3 Desligamento

Para equalizar a tensão no estado V, um capacitor é ligado entre anodo e catodo de cada tiristor. Se a impedância do capacitor é suficientemente baixa e/ou se utiliza a constante de tempo necessária, o crescimento da tensão no dispositivo mais rápido será limitado até que todos se recombinem. Esta implementação também alivia a situação no disparo, uma vez que realiza uma injeção de corrente no tiristor, facilitando a entrada em condução de todos os dispositivos.

Mas se o capacitor providencia excelente equalização de tensão, o pico de corrente injetado no componente no disparo pode ser excessivo, devendo ser limitado por meio de um resistor em série com o capacitor. É interessante um alto valor de R e baixo valor de C para, com o mesmo RC, obter pouca dissipação de energia. Mas se o resistor for de valor muito elevado será imposta uma tensão de rápido crescimento sobre o tiristor, podendo ocasionar disparo por  $dv/dt$ . Usa-se então um diodo em paralelo com o resistor, garantindo um caminho de carga para o capacitor, enquanto a descarga se faz por R. O diodo deve ter uma característica suave de recombinação para evitar efeitos indesejáveis associados às indutâncias parasitas das ligações. Recomenda-se o uso de capacitores de baixa indutância parasita. A figura 1.23 ilustra tais circuitos de equalização.

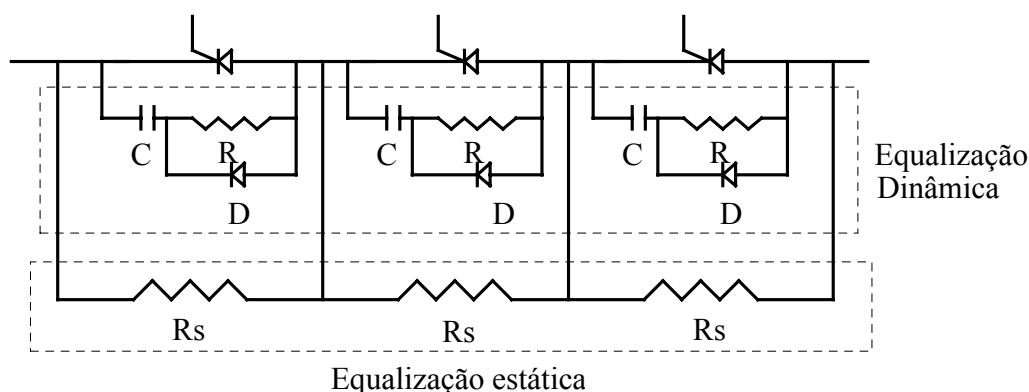


Figura 1.23 - Circuito de equalização de tensão em associação série de tiristores.

#### 1.4.7.4 Circuito de disparo

Em muitas aplicações, devido à necessidade de isolamento elétrico entre o circuito de comando e o de potência, o sinal de disparo deve ser isolado por meio de algum dispositivo como, por exemplo, transformadores de pulso ou acopladores óticos, como mostra a figura 1.24.

##### a) Transformador de pulso

Neste caso, tem-se transformadores capazes de responder apenas em alta frequência, mas que possibilitam a transferência de pulsos de curta duração (até centenas de microsegundos), após o que o transformador satura. Caso seja necessário um pulso mais longo, ele poderá ser obtido por meio de um trem de pulsos, colocando-se um filtro passa-baixas no lado de saída. Com tais dispositivos deve-se prever algum tipo de limitação de tensão no secundário (onde está conectado o gate), a fim de evitar sobretensões.

Quando se usar transformador de pulso é preciso garantir que ele suporte pelo menos a tensão de pico da alimentação. Como as condições de disparo podem diferir consideravelmente entre os tiristores, é comum inserir uma impedância em série com o gate para evitar que um tiristor com menor impedância de gate drene o sinal de disparo, impedindo que os demais dispositivos entrem em condução. Esta impedância em série pode ser um resistor ou um capacitor, que tornaria mais rápido o crescimento do pulso de corrente.

##### b) Acoplamento luminoso

O acoplamento ótico apresenta como principal vantagem a imunidade a interferências eletromagnéticas, além da alta isolação de potencial. Dois tipos básicos de acopladores são usados: os opto-acopladores e as fibras óticas. No primeiro caso tem-se um dispositivo onde o emissor e o receptor estão integrados, apresentando uma isolação típica de 2500 V. Já para as fibras óticas, o isolamento pode ser de centenas de kV.

A potência necessária para o disparo é provida por duas fontes: uma para alimentar o emissor (em geral a própria fonte do circuito de controle) e outra para o lado do receptor. Eventualmente, a própria carga armazenada no capacitor do circuito amaciador (ou rede de equalização), através de um transformador de corrente, pode fornecer a energia para o lado do receptor, a partir da corrente que circula pelo tiristor, assegurando potência durante todo o período de condução.

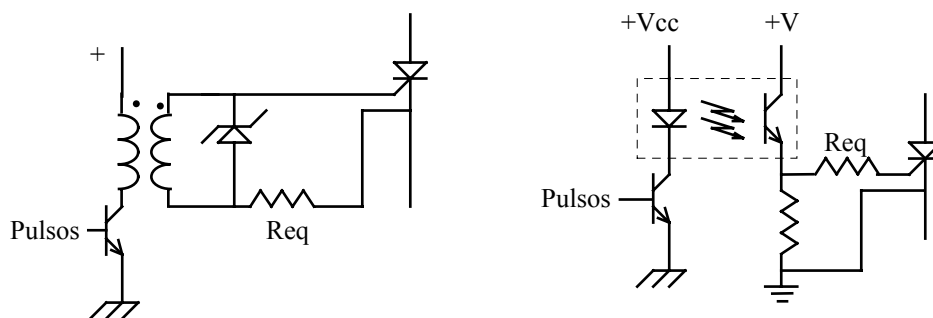


Figura 1.24 Circuitos de acionamento de pulso.

### 1.4.8 Sobre-tensão

As funções gerais da proteção contra sobre-tensão são: assegurar, tão rápido quanto possível, que qualquer falha em algum componente afete apenas aquele tiristor diretamente associado ao componente; aumentar a confiabilidade do sistema; evitar reações na rede (como excitação de ressonâncias). Estas sobre-tensões podem ser causadas tanto por ações externas como por distribuição não homogênea das tensões entre os dispositivos.

Em aplicações onde as perdas provocadas pelos resistores de equalização devem ser evitadas, a distribuição de tensão pode ser realizada pelo uso de retificadores de avalanche controlada, que também atuam no caso de sobre-tensões. Uma possível restrição ao uso de supressores de sobre-tensão (geralmente de óxido metálico, os varistores), é que a falha em um certo componente (um curto em um tiristor) pode levar a uma sobrecarga nos demais supressores, provocando uma destruição em cascata de todos.

A fim de evitar disparos indesejados dos tiristores em virtude do aumento repentino da tensão, superando o limite de  $dv/dt$  ou o valor da máxima tensão direta de bloqueio, deve-se manter uma polarização negativa no terminal da porta, aumentando o nível de tensão suportável.

### 1.4.9 Resfriamento

As características do tiristor são fornecidas a uma certa temperatura da junção. O calor produzido na pastilha deve ser dissipado, devendo transferir-se da pastilha para o encapsulamento, deste para o dissipador e daí para o meio de refrigeração (ar ou líquido).

Este conjunto possui uma capacidade de armazenamento de calor, ou seja, uma constante de tempo térmica, que permite sobrecargas de corrente por períodos curtos. Tipicamente esta constante é da ordem de 3 minutos para refrigeração a ar.

A temperatura de operação da junção deve ser muito menor que o máximo especificado. Ao aumento da temperatura corresponde uma diminuição na capacidade de suportar tensões no estado de bloqueio. Tipicamente esta temperatura não deve exceder  $120^{\circ}\text{C}$ .

O sistema de refrigeração deve possuir redundância, ou seja, uma falha no sistema deve por em operação um outro, garantindo a troca de calor necessária. Existem várias maneiras de implementar as trocas: circulação externa de ar filtrado, circulação interna de ar (com trocador de calor), refrigeração com líquido, etc. A escolha do tipo de resfriamento é influenciada pelas condições ambientais e preferências do usuário.

### 1.5 GTO - Gate Turn-Off Thyristor

O GTO, embora tenha sido criado no início da década de 60, por problemas de fraco desempenho foi pouco utilizado. Com o avanço da tecnologia de construção de dispositivos semicondutores, novas soluções foram encontradas para aprimorar tais componentes, que hoje ocupam significativa faixa de aplicação, especialmente naquelas de elevada potência, uma vez que estão disponíveis dispositivos para 5000V, 4000A.

#### 1.5.1 Princípio de funcionamento

O GTO possui uma estrutura de 4 camadas, típica dos componentes da família dos tiristores. Sua característica principal é sua capacidade de entrar em condução e bloquear através de comandos adequados no terminal de gate.

O mecanismo de disparo é semelhante ao do SCR: supondo-o diretamente polarizado, quando a corrente de gate é injetada, circula corrente entre gate e catodo. Grande parte de tais portadores, como a camada de gate é suficientemente fina, desloca-se até a camada N adjacente, atravessando a barreira de potencial e sendo atraídos pelo potencial do anodo, dando início à corrente anódica. Se esta corrente se mantiver acima da corrente de manutenção, o dispositivo não necessita do sinal de gate para manter-se conduzindo.

A figura 1.25 mostra o símbolo do GTO e uma representação simplificada dos processos de entrada e saída de condução do componente.

A aplicação de uma polarização reversa na junção gate-catodo pode levar ao desligamento do GTO. Portadores livres (lacunas) presentes nas camadas centrais do dispositivo são atraídos pelo gate, fazendo com que seja possível o restabelecimento da barreira de potencial na junção J2.

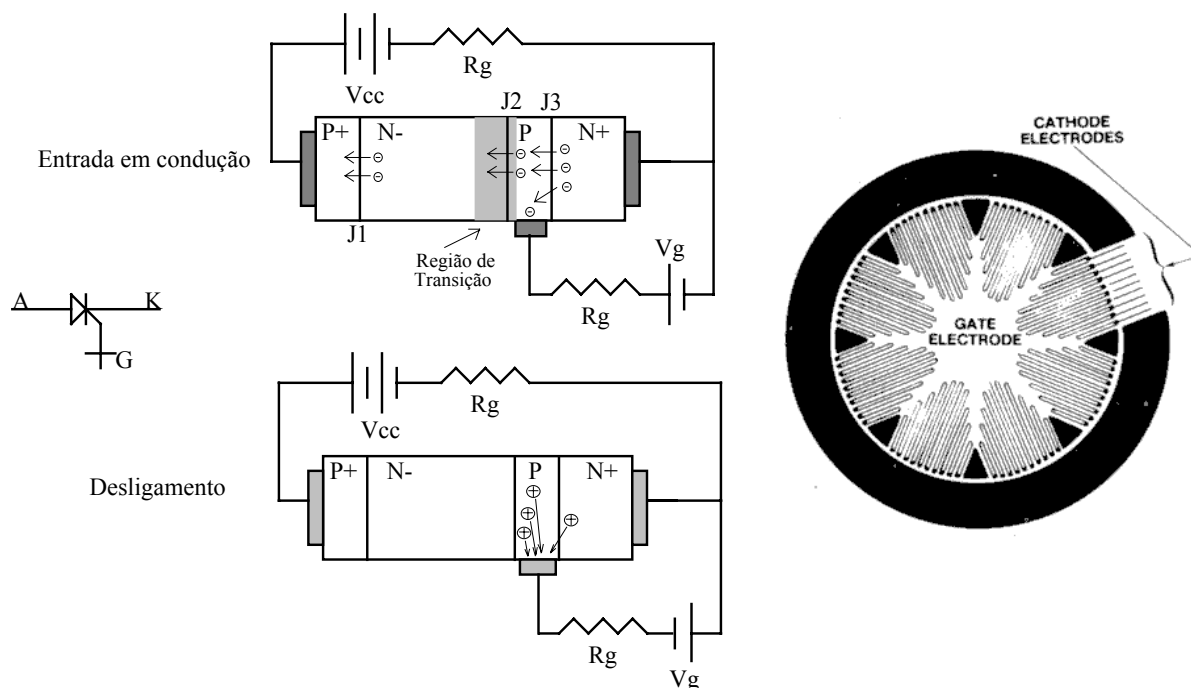


Figura 1.25 - Símbolo, processos de chaveamento e estrutura interna de GTO.

Aparentemente seria possível tal comportamento também no SCR. As diferenças, no entanto, estão no nível da construção do componente. O funcionamento como GTO depende, por exemplo, de fatores como:

- facilidade de extração de portadores pelo terminal de gate - isto é possibilitado pelo uso de dopantes com alta mobilidade
- desaparecimento rápido de portadores nas camadas centrais - uso de dopante com baixo tempo de recombinação. Isto implica que um GTO tem uma maior queda de tensão quando em condução, comparado a um SCR de mesmas dimensões.
- suportar tensão reversa na junção porta-catodo, sem entrar em avalanche - menor dopagem na camada de catodo
- absorção de portadores de toda superfície condutora - região de gate e catodo muito interdigitada, com grande área de contato.

Diferentemente do SCR, um GTO *pode* não ter capacidade de bloquear tensões reversas.

Existem 2 possibilidades de construir a região de anodo: uma delas é utilizando apenas uma camada p+, como nos SCR. Neste caso o GTO apresentará uma característica lenta de comutação, devido à maior dificuldade de extração dos portadores, mas suportará tensões reversas na junção J2.

A outra alternativa, mostrada na figura 1.26, é introduzir regiões n+ que penetrem na região p+ do anodo, fazendo contato entre a região intermediária n- e o terminal de anodo. Isto, virtualmente, curto-circuita a junção J1 quando o GTO é polarizado reversamente. No entanto, torna-o muito mais rápido no desligamento (com polarização direta). Como a junção J3 é formada por regiões muito dopadas, ela não consegue suportar tensões reversas elevadas. Caso um GTO deste tipo deva ser utilizado em circuitos nos quais fique sujeito a tensão reversa, ele deve ser associado em série com um diodo, o qual bloqueará a tensão.

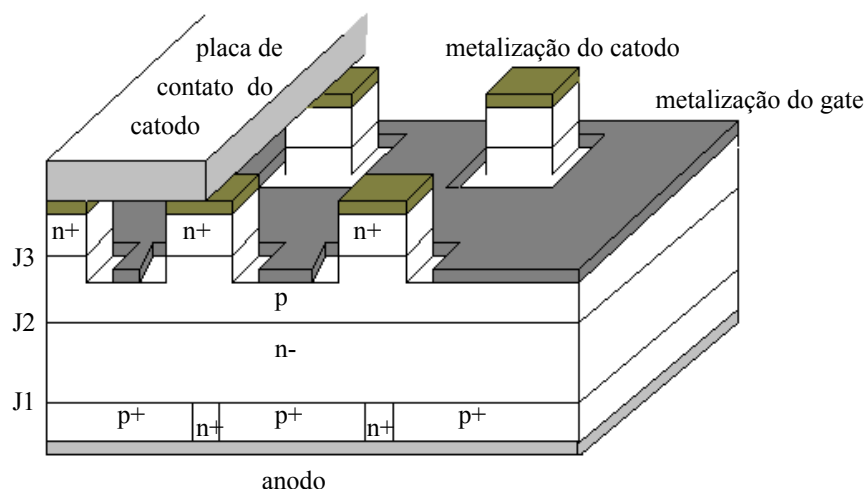


Figura 1.26 - Estrutura interna de GTO rápido (sem bloqueio reverso)

### 1.5.2 Parâmetros básicos do GTO

Os símbolos utilizados pelos diversos fabricantes diferem, embora as grandezas representadas sejam, quase sempre, as mesmas.

- $V_{drxm}$  - Tensão de pico, repetitiva, de estado desligado: sob condições dadas, é a máxima tensão instantânea permissível, em estado desligado, que não ultrapasse o  $dv/dt$  máximo, aplicável repetidamente ao GTO.
- $I_t$  - Corrente (RMS) de condução: máxima corrente (valor RMS) que pode circular continuamente pelo GTO.
- $I_{cm}$  - Corrente de condução repetitiva controlável: máxima corrente repetitiva, cujo valor instantâneo ainda permite o desligamento do GTO, sob determinadas condições.
- $I_{2t}$ : escala para expressar a capacidade de sobrecorrente não-repetitiva, com respeito a um pulso de curta duração. É utilizado no dimensionamento dos fusíveis de proteção.
- $di/dt$ : taxa de crescimento máxima da corrente de anodo.
- $V_{grrm}$  - Tensão reversa de pico de gate repetitiva: máxima tensão instantânea permissível aplicável à junção gate-catodo.
- $dv/dt$ : máxima taxa de crescimento da tensão direta de anodo para catodo.
- $I_H$  - corrente de manutenção: Corrente de anodo que mantém o GTO em condução mesmo na ausência de corrente de porta.
- $I_L$  - corrente de disparo: corrente de anodo necessária para que o GTO entre em condução com o desligamento da corrente de gate.
- $t_{gt}$  - tempo de disparo: tempo entre a aplicação da corrente de gate e a queda da tensão  $V_{ak}$ .
- $t_{gq}$  - tempo de desligamento: tempo entre a aplicação de uma corrente negativa de gate e a queda da corrente de anodo ( $t_{gq}=t_s+t_f$ )
- $t_s$  - tempo de armazenamento

### 1.5.3 Condições do sinal de porta para chaveamento

Desde que, geralmente, o GTO está submetido a condições de alto  $di/dt$ , é necessário que o sinal de porta também tenha rápido crescimento, tendo um valor de pico relativamente elevado. Deve ser mantido neste nível por um tempo suficiente ( $t_{w1}$ ) para que a tensão  $V_{ak}$  caia a seu valor de condução direta. É conveniente que se mantenha a corrente de gate durante todo o período de condução, especialmente se a corrente de anodo for pequena, de modo a garantir o estado "ligado". A figura 1.27 ilustra as formas de corrente recomendadas para a entrada em condução e também para o desligamento.

Durante o intervalo "ligado" existe uma grande quantidade de portadores nas camadas centrais do semicondutor. A comutação do GTO ocorrerá pela retirada destes portadores e, ainda, pela impossibilidade da vinda de outros das camadas ligadas ao anodo e ao catodo, de modo que a barreira de potencial da junção J2 possa se restabelecer.

O grande pico reverso de corrente apressa a retirada dos portadores. A taxa de crescimento desta corrente relaciona-se com o tempo de armazenamento, ou seja, o tempo decorrido entre a aplicação do pulso negativo e o início da queda (90%) da corrente de anodo. Quanto maior for a derivada, menor o tempo.

Quando a corrente drenada começa a cair, a tensão reversa na junção gate-catodo cresce rapidamente, ocorrendo um processo de avalanche. A tensão negativa de gate deve ser mantida próxima ao valor da tensão de avalanche. A potência dissipada neste processo é controlada (pela própria construção do dispositivo). Nesta situação a tensão  $V_{ak}$  cresce e o GTO desliga.

Para evitar o disparo do GTO por efeito  $dv/dt$ , uma tensão reversa de porta pode ser mantida durante o intervalo de bloqueio do dispositivo.

O ganho de corrente típico, no desligamento, é baixo (de 5 a 10), o que significa que, especialmente para os GTOs de alta corrente, o circuito de acionamento, por si só, envolve a manobra de elevadas correntes.

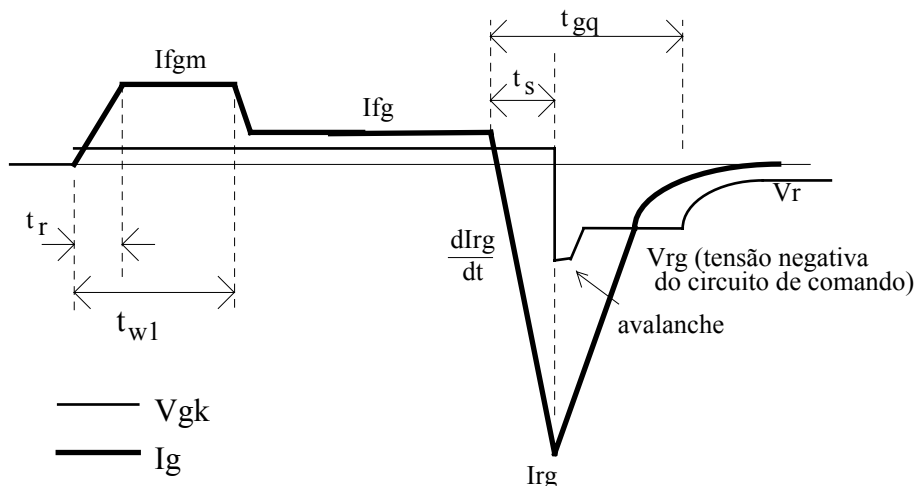


Figura 1.27 - Formas de onda típicas do circuito de comando de porta de GTO.

### 1.5.4 Circuitos amaciadores (snubber)

#### 1.5.4.1 Desligamento

Durante o desligamento, com o progressivo restabelecimento da barreira de potencial na junção reversamente polarizada, a corrente de anodo vai se concentrando em áreas cada vez menores, concentrando também os pontos de dissipação de potência. Uma limitação da taxa de crescimento da tensão, além de impedir o gatilhamento por efeito  $dv/dt$ , implicará numa redução da potência dissipada nesta transição.

O circuito mais simples utilizado para esta função é uma rede RCD, como mostrado na figura 1.28.

Supondo uma corrente de carga constante, ao ser desligado o GTO, o capacitor se carrega com a passagem da corrente da carga, com sua tensão variando de forma praticamente linear. Assim, o  $dv/dt$  é determinado pela capacitância. Quando o GTO entrar em condução, este capacitor se descarrega através do resistor. A descarga deve ocorrer dentro do mínimo tempo em condução previsto para o GTO, a fim de assegurar tensão nula inicial no próximo desligamento. A resistência não pode ser muito baixa, a fim de limitar a impulso de corrente injetado no GTO.

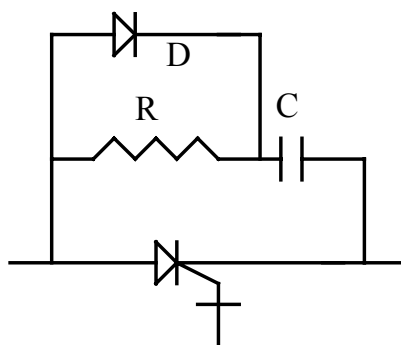


Figura 1.28 Circuito amaciador de desligamento tipo RCD.

A energia armazenada no capacitor será praticamente toda dissipada em R. Especialmente em aplicações de alta tensão e alta frequência, esta potência pode assumir valores excessivos. Em tais casos deve-se buscar soluções ativas, nas quais a energia acumulada no capacitor seja devolvida à fonte ou à carga.

A potência a ser retirada do capacitor é dada por:

$$p_{cap} = \frac{C \cdot V^2}{2} \cdot f_s \tag{1.5}$$

onde V é a tensão de alimentação e  $f_s$  é a frequência de chaveamento.

Como exemplo, suponhamos um circuito alimentado em 1000V, operando a 1kHz com um capacitor de 1µF. Isto significa uma potência de 500W!

**1.5.4.2 Entrada em condução**

A limitação de di/dt nos GTOs é muito menos crítica do que para os SCR. Isto se deve à interdigitação entre gate e catodo, o que leva a uma expansão muito mais rápida da superfície em condução, não havendo significativa concentração de corrente em áreas restritas.

O problema relacionado ao crescimento da corrente refere-se, para um GTO, principalmente, à potência dissipada na entrada em condução do dispositivo. Com carga indutiva, dada a necessária existência de um diodo de livre-circulação (e o seu inevitável tempo de desligamento), durante alguns instantes em que o GTO já se encontra conduzindo, sobre ele também existe uma tensão elevada, produzindo um pico de potência sobre o componente. Este fato é agravado pela corrente reversa do diodo e ainda pela descarga do capacitor do snubber de desligamento (caso exista). A figura 1.29 ilustra este comportamento.

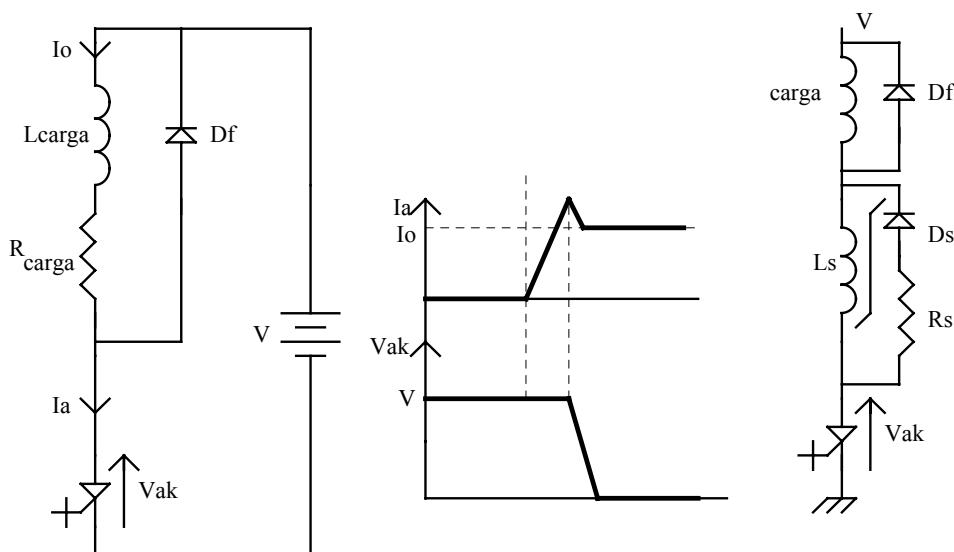


Figura 1.29 - GTO acionando carga indutiva e amaciador para desligamento.

Para reduzir este efeito, um circuito amaciador para o disparo pode ser necessário, com o objetivo de reduzir a tensão sobre o GTO em sua entrada em condução, pode-se utilizar um circuito amaciador formado, basicamente, por um indutor com núcleo saturável, que atue de maneira significativa apenas durante o início do crescimento da corrente, mas sem armazenar uma quantidade significativa de energia.

**1.5.5 Associações em série e em paralelo**

Nas situações em que um componente único não suporte a tensão ou a corrente de uma dada aplicação, faz-se necessário associar componentes em série ou em paralelo. Nestes casos os procedimentos são similares àqueles empregados, descritos anteriormente, para os SCRs.

### 1.6 Transistor Bipolar de Potência (TBP)

#### 1.6.1 Princípio de funcionamento

A figura 1.30 mostra a estrutura básica de um transistor bipolar.

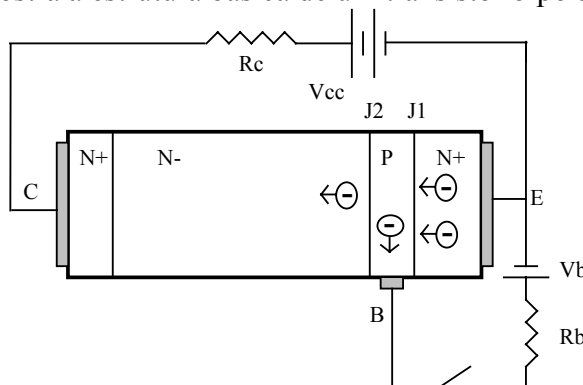


Figura 1.30 - Estrutura básica de transistor bipolar

A operação normal de um transistor é feita com a junção J1 (B-E) diretamente polarizada, e com J2 (B-C) reversamente polarizada.

No caso NPN, os elétrons são atraídos do emissor pelo potencial positivo da base. Esta camada central é suficientemente fina para que a maior parte dos portadores tenha energia cinética suficiente para atravessá-la, chegando à região de transição de J2, sendo, então, atraídos pelo potencial positivo do coletor.

O controle de  $V_{be}$  determina a corrente de base,  $I_b$ , que, por sua vez, se relaciona com  $I_c$  pelo ganho de corrente do dispositivo.

Na realidade, a estrutura interna dos TBPs é diferente. Para suportar tensões elevadas, existe uma camada intermediária do coletor, com baixa dopagem, a qual define a tensão de bloqueio do componente.

A figura 1.31 mostra uma estrutura típica de um transistor bipolar de potência. As bordas arredondadas da região de emissor permitem uma homogeneização do campo elétrico, necessária à manutenção de ligeiras polarizações reversas entre base e emissor. O TBP não sustenta tensão no sentido oposto porque a alta dopagem do emissor provoca a ruptura de J1 em baixas tensões (5 a 20V).

O uso preferencial de TBP tipo NPN se deve às menores perdas em relação aos PNP, o que ocorre por causa da maior mobilidade dos elétrons em relação às lacunas, reduzindo, principalmente, os tempos de comutação do componente.

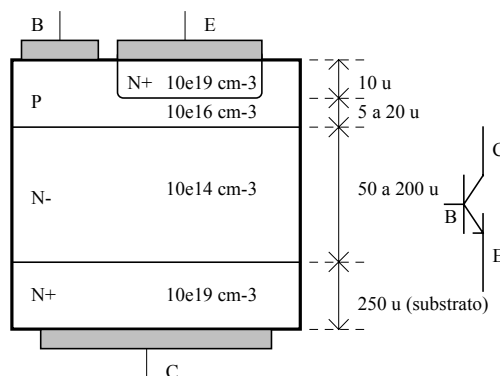


Figura 1.31 Estrutura interna de TPB e seu símbolo

### 1.6.2 Limites de tensão

A tensão aplicada ao transistor encontra-se praticamente toda sobre a junção J2 a qual, tipicamente, está reversamente polarizada. Existem limites suportáveis por esta junção, os quais dependem principalmente da forma como o comando de base está operando, conforme se vê nas figuras 1.32 e 1.33.

Com o transistor conduzindo ( $I_b > 0$ ) e operando na região ativa, o limite de tensão  $V_{ce}$  é  $V_{ces}$  o qual, se atingido, leva o dispositivo a um fenômeno chamado de primeira ruptura.

O processo de primeira ruptura ocorre quando, ao se elevar a tensão  $V_{ce}$ , provoca-se um fenômeno de avalanche em J2. Este acontecimento não danifica, necessariamente, o dispositivo. Se, no entanto, a corrente  $I_c$  se concentrar em pequenas áreas, o superaquecimento produzirá ainda mais portadores e destruirá o componente (segunda ruptura).

Com o transistor desligado ( $I_b = 0$ ) a tensão que provoca a ruptura da junção J2 é maior, elevando-se ainda mais quando a corrente de base for negativa. Isto é uma indicação interessante que, para transistores submetidos a valores elevados de tensão, o estado desligado deve ser acompanhado de uma polarização negativa da base.

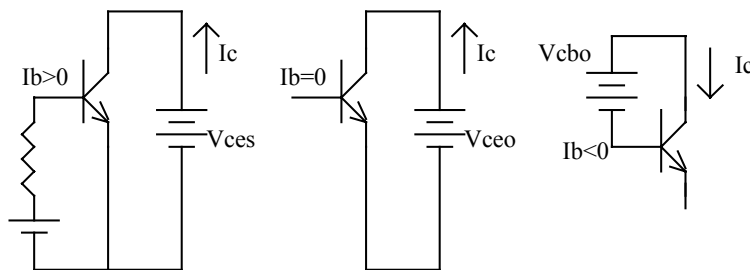


Figura 1.32 - Tipos de conexão do circuito de base e máximas tensões  $V_{ce}$ .

### 1.6.3 Área de Operação Segura (AOS)

A AOS representa a região do plano  $V_{ce} \times I_c$  dentro da qual o TBP pode operar sem se danificar. A figura 1.34 mostra uma forma típica de AOS.

À medida que a corrente se apresenta em pulsos (não-repetitivos) a área se expande.

Para pulsos repetitivos deve-se analisar o comportamento térmico do componente para se saber se é possível utilizá-lo numa dada aplicação, uma vez que a AOS, por ser definida para um único pulso, é uma restrição mais branda. Esta análise térmica é feita com base no ciclo de trabalho a que o dispositivo está sujeito, aos valores de tensão e corrente e à impedância térmica do transistor, a qual é fornecida pelo fabricante.

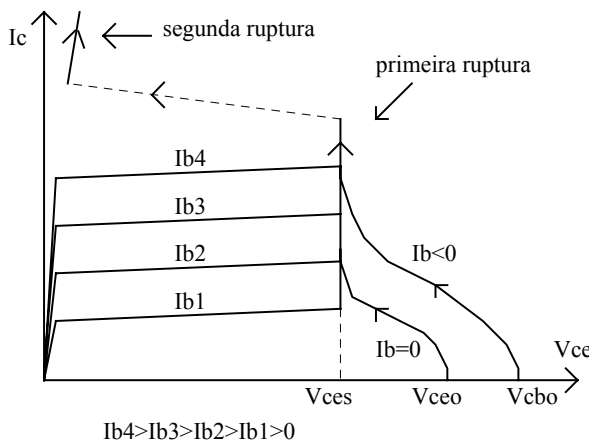


Figura 1.33 - Característica estática de transistor bipolar.

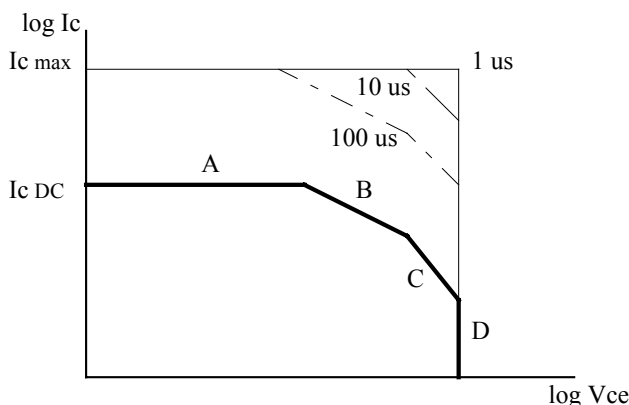


Figura 1.34 - Aspecto típico de AOS de TBP

- A: Máxima corrente contínua de coletor
- B: Máxima potência dissipável (relacionada à temperatura na junção)
- C: Limite de segunda ruptura
- D: Máxima tensão Vce

### 1.6.4 Região de quase-saturação

Consideremos o circuito mostrado na figura 1.35, e as curvas estáticas do TBP ali indicadas. Quando  $I_c$  cresce,  $V_{ce}$  diminui, dada a maior queda de tensão sobre R. À medida que  $V_{ce}$  se reduz, caminha-se no sentido da saturação.

Os TBP apresentam uma região chamada de quase-saturação gerada, principalmente, pela presença da camada N- do coletor.

À semelhança da carga espacial armazenada nos diodos, nos transistores bipolares também ocorre estocagem de carga. A figura 1.36 mostra a distribuição de carga estática no interior do transistor para as diferentes regiões de operação.

Na região ativa, J2 está reversamente polarizada e ocorre uma acumulação de elétrons na região da base. Quando se aproxima da saturação, J2 fica diretamente polarizada, atraindo lacunas da base para o coletor. Tais lacunas associam-se a elétrons vindos do emissor e que estão migrando pelo componente, criando uma carga espacial que penetra a região N-. Isto representa um "alargamento" da região da base, implicando na redução do ganho do transistor. Tal situação caracteriza a chamada quase-saturação. Quando esta distribuição de carga espacial ocupa toda a região N- chega-se, efetivamente, à saturação.

É claro que no desligamento toda esta carga terá que ser removida antes do efetivo bloqueio do TBP, o que sinaliza a importância do ótimo circuito de acionamento de base para que o TBP possa operar numa situação que minimize a tempo de desligamento e a dissipação de potência (associada ao valor de  $V_{ce}$ ).

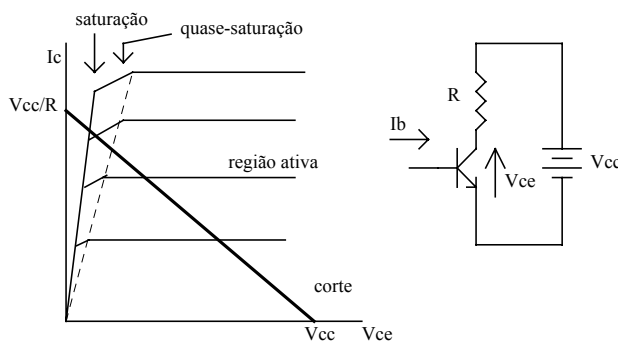


Figura 1.35 - Região de quase-saturação do TBP.

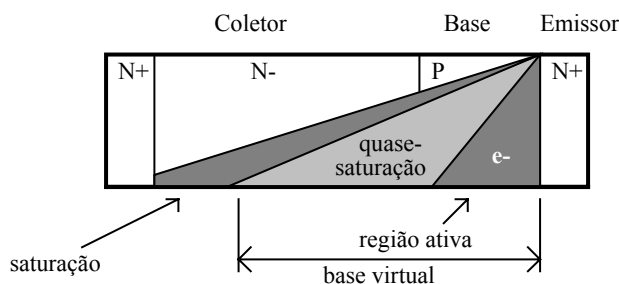


Figura 1.36 - Distribuição da carga estática acumulada no TBP

### 1.6.5 Ganho de corrente

O ganho de corrente dos TBP varia com diversos parâmetros ( $V_{ce}$ ,  $I_c$ , temperatura), sendo necessário, no projeto, definir adequadamente o ponto de operação. A figura 1.37 mostra uma variação típica do ganho.

Em baixas correntes, a recombinação dos portadores em trânsito leva a uma redução no ganho, enquanto para altas correntes tem-se o fenômeno da quase-saturação reduzindo o ganho, como explicado anteriormente.

Para uma tensão  $V_{ce}$  elevada, a largura da região de transição de  $J_2$  que penetra na camada de base é maior, de modo a reduzir a espessura efetiva da base, o que leva a um aumento do ganho.

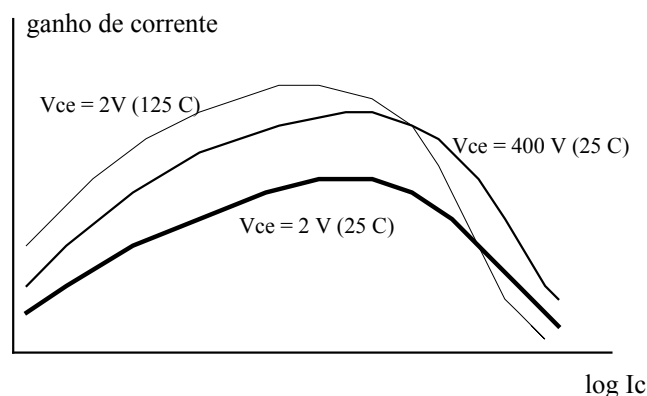


Figura 1.37 - Comportamento típico do ganho de corrente em função da tensão  $V_{ce}$ , da temperatura e da corrente de coletor.

### 1.6.6 Características de chaveamento

As características de chaveamento são importantes pois definem a velocidade de mudança de estado e ainda determinam as perdas no dispositivo relativas às comutações, que são dominantes nos conversores de alta frequência. Definem-se diversos intervalos considerando operação com carga resistiva ou indutiva. O sinal de base, para o desligamento é, geralmente, negativo, a fim de acelerar o bloqueio do TBP.

#### a) Carga resistiva

A figura 1.38 mostra formas de onda típicas para este tipo de carga. O índice "r" se refere a tempos de subida (de 10% a 90% dos valores máximos), enquanto "f" relaciona-se aos tempos de descida. O índice "s" refere-se ao tempo de armazenamento e "d" ao tempo de atraso.

*td: tempo de atraso*

Corresponde a tempo de descarregamento da capacitância da junção b-e. Pode ser reduzido pelo uso de uma maior corrente de base com elevado  $db/dt$ .

*tri: tempo de crescimento da corrente de coletor*

Este intervalo se relaciona com a velocidade de aumento da carga estocada e depende da corrente de base. Como a carga é resistiva, uma variação de  $I_c$  provoca uma mudança em  $V_{ce}$ .

*ts: tempo de armazenamento*

Intervalo necessário para retirar ( $I_b < 0$ ) e/ou neutralizar os portadores estocados no coletor e na base

*tfi: tempo de queda da corrente de coletor*

Corresponde ao processo de bloqueio do TBP, com a travessia da região ativa, da saturação para o corte. A redução de  $I_c$  depende de fatores internos ao componente, como o tempo de recombinação, e de fatores externos, como o valor de  $I_b$  (negativo).

Para obter um desligamento rápido deve-se evitar operar com o componente além da quase-saturação, de modo a tornar breve o tempo de armazenamento.

## b) Carga indutiva

Seja  $I_o > 0$  e constante durante a comutação. A figura 1.39 mostra formas de onda típicas com este tipo de carga.

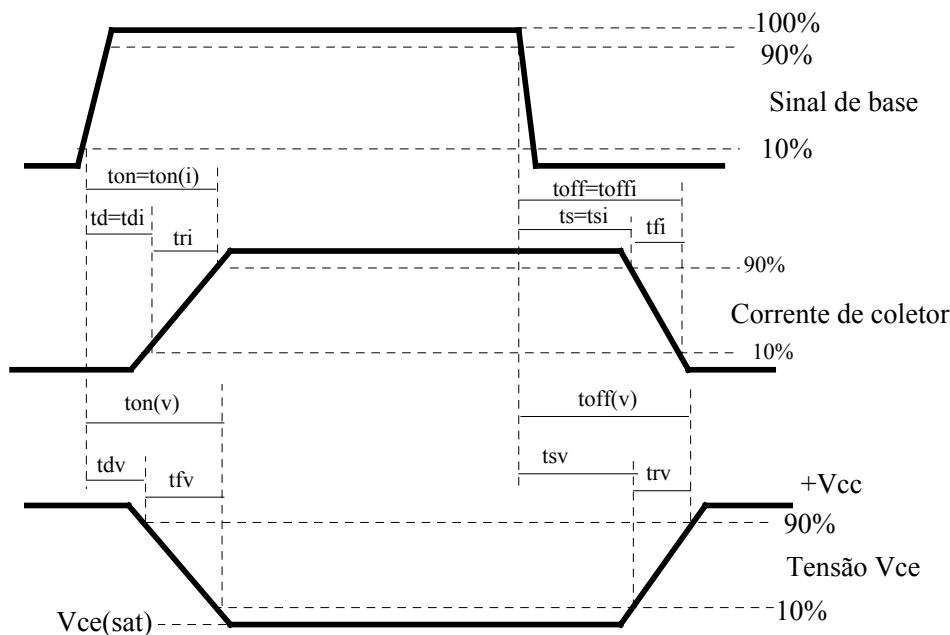
### b.1) Entrada em condução

Com o TBP cortado,  $I_o$  circula pelo diodo ( $\Rightarrow V_{ce} = V_{cc}$ ). Após  $t_d$ ,  $I_c$  começa a crescer, reduzindo  $I_d$  (pois  $I_o$  é constante). Quando  $I_c = I_o$ , o diodo desliga e  $V_{ce}$  começa a diminuir. Além disso, pelo transistor circula a corrente reversa do diodo.

### b.2) Bloqueio

Com a inversão da tensão  $V_{be}$  (e de  $I_b$ ), inicia-se o processo de desligamento do TBP. Após  $t_{sv}$  começa a crescer  $V_{ce}$ . Para que o diodo conduza é preciso que  $V_{ce} > V_{cc}$ . Enquanto isto não ocorre,  $I_c = I_o$ . Com a entrada em condução do diodo,  $I_c$  diminui, à medida que  $I_d$  cresce ( $t_{fi}$ ).

Além destes tempos definem-se outros para carga indutiva:  $t_{ti}$ : (tail time): Queda de  $I_c$  de 10% a 2%;  $t_c$  ou  $t_{xo}$ : intervalo entre 10% de  $V_{ce}$  e 10% de  $I_c$ .



**CARGA RESISTIVA**

Figura 1.38 - Característica típica de chaveamento de carga resistiva

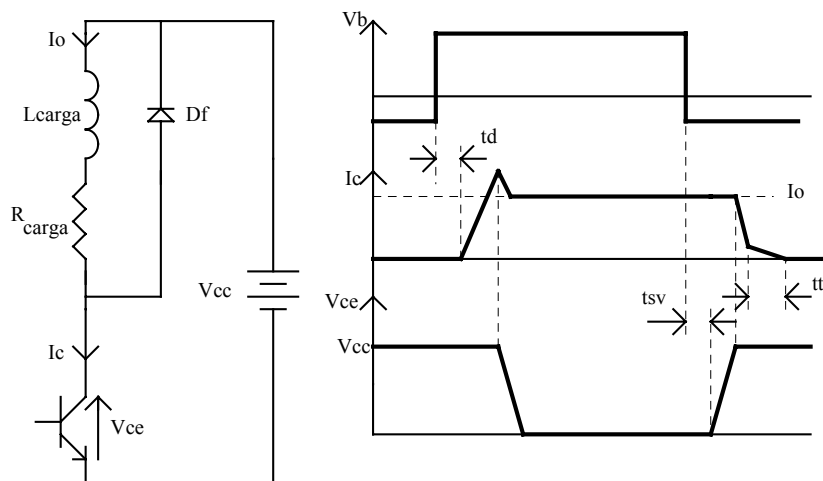


Figura 1.39 - Formas de onda com carga indutiva

**1.6.7 Circuitos amaciadores (ou de ajuda à comutação) - "snubber"**

O papel dos circuitos amaciadores é garantir a operação do TBP dentro da AOS, especialmente durante o chaveamento de cargas indutivas.

a) Desligamento - Objetivo: atrasar o crescimento de  $V_{ce}$  (figura 1.40)

Quando  $V_{ce}$  começa a crescer, o capacitor  $C_s$  começa a se carregar (via  $D_s$ ), desviando parcialmente a corrente, reduzindo  $I_c$ .  $D_f$  só conduzirá quando  $V_{ce} > V_{cc}$ .

Quando o transistor ligar o capacitor se descarregará por ele, com a corrente limitada por  $R_s$ . A energia acumulada em  $C_s$  será, então, dissipada sobre  $R_s$ .

Sejam as formas de onda mostradas na figura 1.41. Consideremos que  $I_c$  caia linearmente e que  $I_o$  é aproximadamente constante. Sem o circuito amaciador, supondo desprezível a capacitância entre coletor e emissor, assim que o transistor inicia seu

desligamento, a corrente de coletor que vinha crescendo (ou estava constante), muda sua derivada tendendo a diminuir. Isto produz uma tensão sobre a carga que leva o diodo de livre-circulação à condução, de modo que a tensão  $V_{ce}$  cresce praticamente para o valor da tensão de alimentação. Com a inclusão do circuito amaciador, o diodo  $D_f$  só conduzirá quando a tensão no capacitor  $C_s$  atingir  $V_{cc}$ . Assim, considerando que  $I_c$  decai linearmente, a corrente por  $C_s$  cresce linearmente e a tensão sobre ele tem uma forma quadrática. Fazendo-se com que  $C_s$  complete sua carga quando  $I_c=0$ , o pico de potência se reduzirá a menos de 1/4 do seu valor sem circuito amaciador (supondo  $tr_v=0$ )

O valor de  $R_s$  deve ser tal que permita toda a descarga de  $C_s$  durante o mínimo tempo ligado do TBP e, por outro lado, limite o pico de corrente em um valor inferior à máxima corrente de pico repetitiva do componente. Deve-se usar o maior  $R_s$  possível.

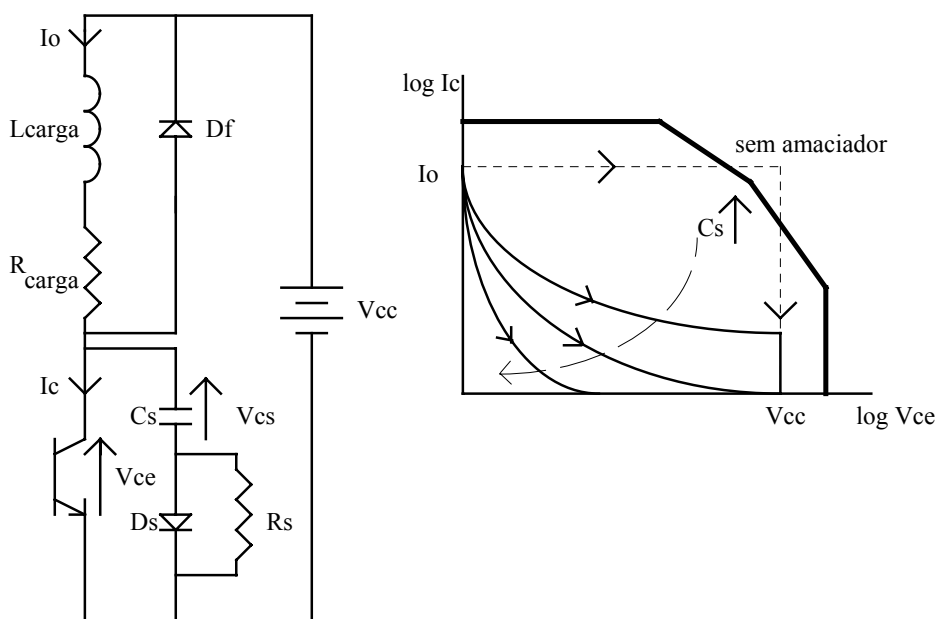


Figura 1.40 - Circuito amaciador de desligamento e trajetórias na AOS

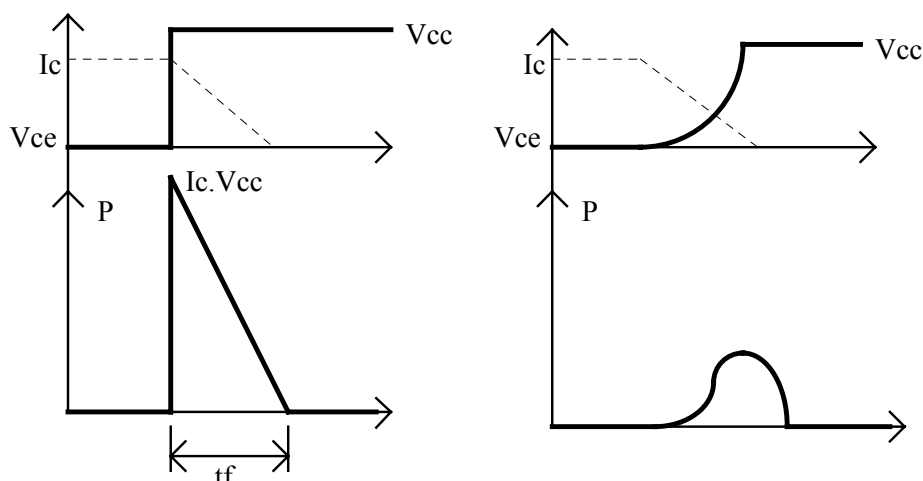


Figura 1.41 - Formas de onda no desligamento sem e com o circuito amaciador.

b) Entrada em condução: Objetivo: reduzir  $V_{ce}$  e atrasar o aumento de  $I_c$  (figura 1.42)

No circuito sem amaciador, após o disparo do TBP,  $I_c$  cresce, mas  $V_{ce}$  só se reduz quando Df deixar de conduzir. A colocação de  $L_s$  provoca uma redução de  $V_{ce}$ , além de reduzir a taxa de crescimento de  $I_c$ .

Normalmente não se utiliza este tipo de circuito, considerando que os tempos associados à entrada em condução são menores do que os de desligamento e que  $L_s$ , por ser de baixo valor, pode ser substituído pela própria indutância parasita do circuito.

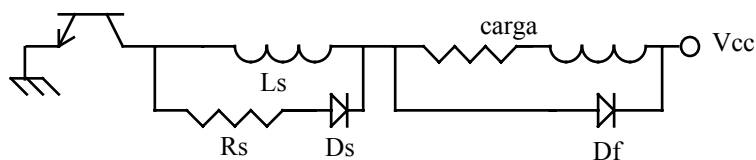


Figura 1.42 - Circuito amaciador para entrada em condução.

### 1.6.8 Conexão Darlington

Como o ganho dos TBP é relativamente baixo, usualmente são utilizadas conexões Darlington (figura 1.43), que apresentam como principais características:

- ganho de corrente  $\beta = \beta_1(\beta_2 + 1) + \beta_2$
- T2 não satura, pois sua junção B-C está sempre reversamente polarizada
- tanto o disparo quanto o desligamento são seqüenciais. No disparo, T1 liga primeiro, fornecendo corrente de base para T2. No desligamento, T1 deve comutar antes, interrompendo a corrente de base de T2.

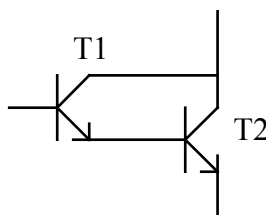


Figura 1.43 - Conexão Darlington.

Os tempos totais dependem, assim, de ambos transistores, elevando, em princípio, as perdas de chaveamento.

Considerando o caso de uma topologia em ponte (ou meia ponte), como mostrado na figura 1.44, quando o conjunto superior conduz, o inferior deve estar desligado. Deve-se lembrar aqui que existem capacitâncias associadas às junções dos transistores.

Quando o potencial do ponto A se eleva (pela condução de T2) a junção B-C terá aumentada sua largura, produzindo uma corrente a qual, se a base de T3 estiver aberta, circulará pelo emissor, transformando-se em corrente de base de T4, o qual poderá conduzir, provocando um curto-circuito (momentâneo) na fonte.

A solução adotada é criar caminhos alternativos para esta corrente, por meio de resistores, de modo que T4 não conduza.

Além destes resistores, é usual a inclusão de um diodo reverso, de emissor para coletor, para facilitar o escoamento das cargas no processo de desligamento. Além disso, tal diodo tem fundamental importância no acionamento de cargas indutivas, uma vez que faz a função do diodo de circulação.

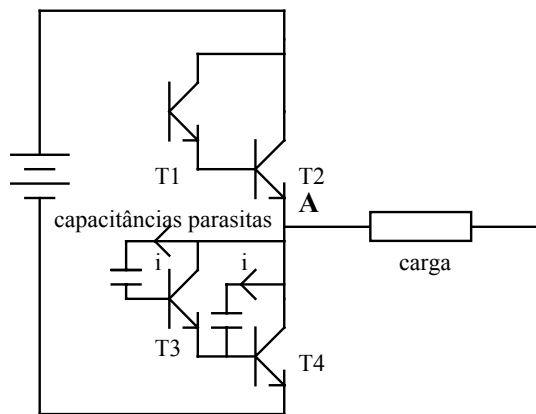


Figura 1.44 - Conexão Darlington num circuito em ponte.

Usualmente associam-se aos transistores em conexão Darlington, outros componentes, cujo papel é garantir seu bom desempenho em condições adversas, como se vê na figura 1.45.

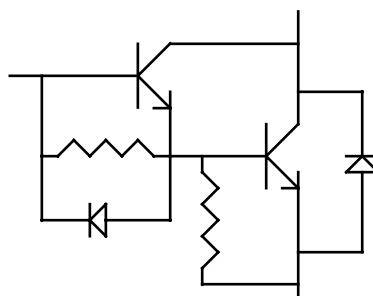


Figura 1.45 - Conexão Darlington com componentes auxiliares.

### 1.6.9 Métodos de redução dos tempos de chaveamento

Um ponto básico é utilizar uma corrente de base adequada, como mostra a figura 1.46. As transições devem ser rápidas, para reduzir os tempo de atraso. Um valor elevado  $I_{b1}$  permite uma redução de  $t_{ri}$ . Quando em condução,  $I_{b2}$  deve ter tal valor que faça o TBP operar na região de quase-saturação. No desligamento, deve-se prover uma corrente negativa, acelerando assim a retirada dos portadores armazenados.

Para o acionamento de um transistor único, pode-se utilizar um arranjo de diodos para evitar a saturação, como mostrado na figura 1.47.

Neste arranjo, a tensão mínima na junção B-C é zero. Excesso na corrente  $I_b$  é desviado por D1. D3 permite a circulação de corrente negativa na base.

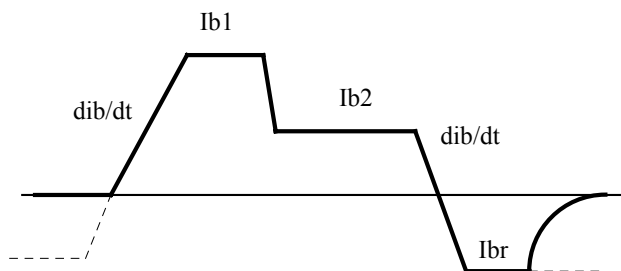


Figura 1.46 - Forma de onda de corrente de base recomendada para acionamento de TBP.

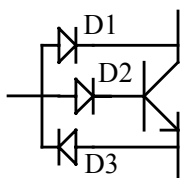


Figura 1.47 - Arranjo de diodos para evitar saturação.

## 1.7 MOSFET

Enquanto o TBP foi inventado no final dos anos 40, já em 1925 fora registrada uma patente (concedida em 1930 a Julius Edgard Lilienfeld, reproduzida na figura 1.48) que se referia a “um método e um dispositivo para controlar o fluxo de uma corrente elétrica entre dois terminais de um sólido condutor”. Tal patente, que pode ser considerada a precursora dos Transistores de Efeito de Campo, no entanto, não redundou em um componente prático, uma vez que não havia, então, tecnologia que permitisse a construção dos dispositivos. Isto se modificou nos anos 60, quando surgiram os primeiros FETs, mas ainda com limitações importantes em termos de características de chaveamento. Nos anos 80, com a tecnologia MOS, foi possível construir dispositivos capazes de comutar valores significativos de corrente e tensão, em velocidade superior ao que se obtinha com os TBP.

### 1.7.1 Princípio de funcionamento (canal N)

O terminal de gate é isolado do semiconductor por  $\text{SiO}_2$ . A junção PN- define um diodo entre Source e Drain, o qual conduz quando  $V_{ds} < 0$ . A operação como transistor ocorre quando  $V_{ds} > 0$ . A figura 1.49 mostra a estrutura básica do transistor.

Quando uma tensão  $V_{gs} > 0$  é aplicada, o potencial positivo no gate repele as lacunas na região P, deixando uma carga negativa, mas sem portadores livres. Quando esta tensão atinge um certo limiar ( $V_{th}$ ), elétrons livres (gerados principalmente por efeito térmico) presentes na região P são atraídos e formam um canal N dentro da região P, pelo qual torna-se possível a passagem de corrente entre D e S. Elevando  $V_{gs}$ , mais portadores são atraídos, ampliando o canal, reduzindo sua resistência ( $R_{ds}$ ), permitindo o aumento de  $I_d$ . Este comportamento caracteriza a chamada "região resistiva".

A passagem de  $I_d$  pelo canal produz uma queda de tensão que leva ao seu afinilamento, ou seja, o canal é mais largo na fronteira com a região N+ do que quando se liga à região N-. Um aumento de  $I_d$  leva a uma maior queda de tensão no canal e a um maior afinilamento, o que conduziria ao seu colapso e à extinção da corrente! Obviamente o fenômeno tende a um ponto de equilíbrio, no qual a corrente  $I_d$  se mantém constante para qualquer  $V_{ds}$ , caracterizando a região ativa do MOSFET. A figura 1.50 mostra a característica estática do MOSFET,

Uma pequena corrente de gate é necessária apenas para carregar e descarregar as capacitâncias de entrada do transistor. A resistência de entrada é da ordem de  $10^{12}$  ohms.

Estes transistores, em geral, são de canal N por apresentarem menores perdas e maior velocidade de comutação, devido à maior mobilidade dos elétrons em relação às lacunas.

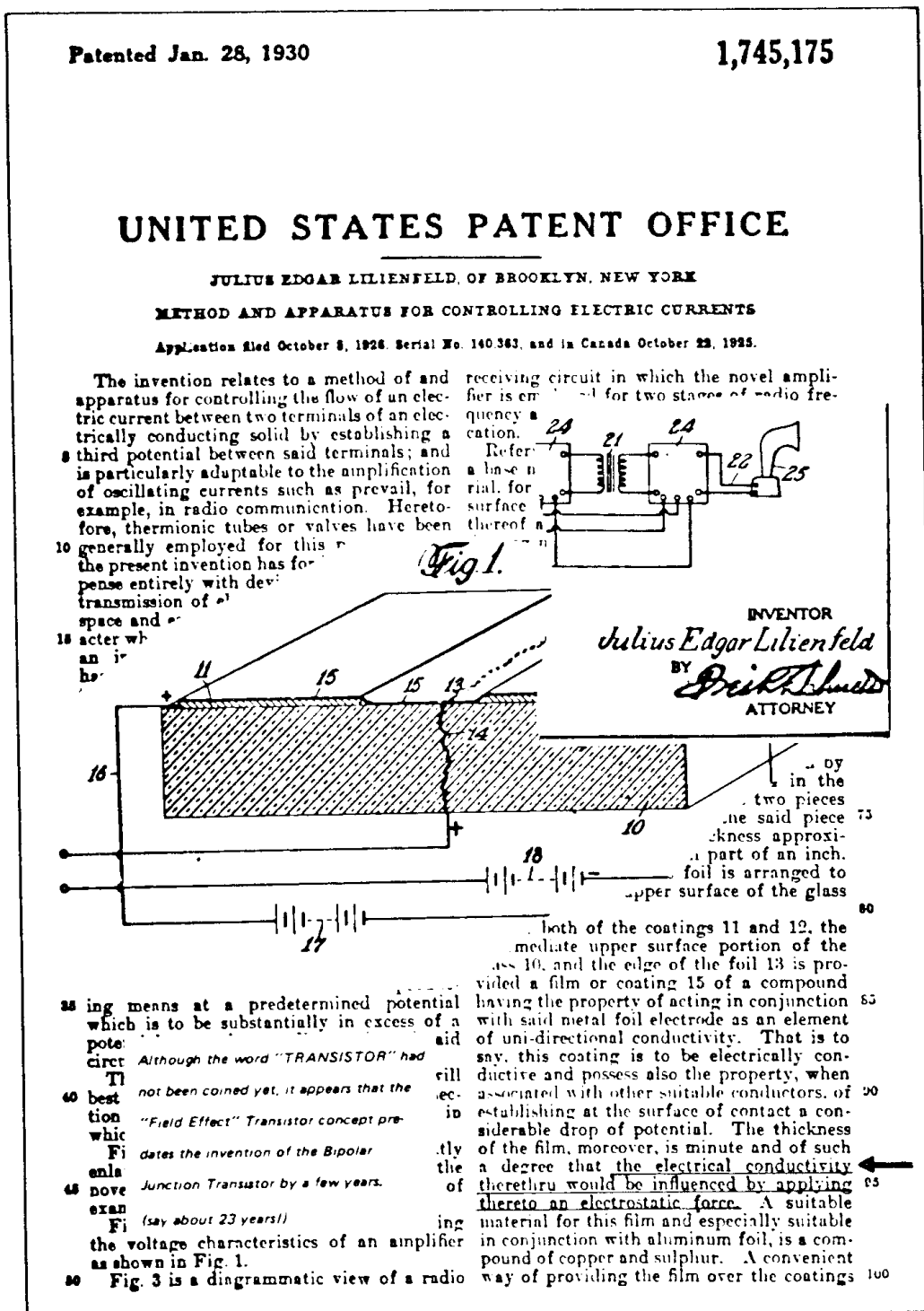


FIGURE 1-1 "FET" patent predates the bipolar transistor patent by nearly 20 years!

Fig. 1.48 - Pedido de patente de transistor FET

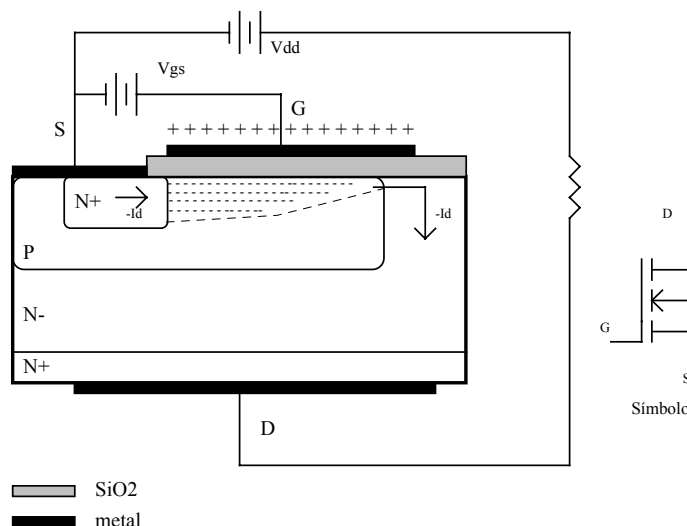


Figura 1.49 - Estrutura básica de transistor MOSFET.

A máxima tensão  $V_{ds}$  é determinada pela ruptura do diodo reverso. Os MOSFETs não apresentam segunda ruptura uma vez que a resistência do canal aumenta com o crescimento de  $I_d$ . Este fato facilita a associação em paralelo destes componentes.

A tensão  $V_{gs}$  é limitada a algumas dezenas de Volts, por causa da capacidade de isolamento da camada de  $SiO_2$ .

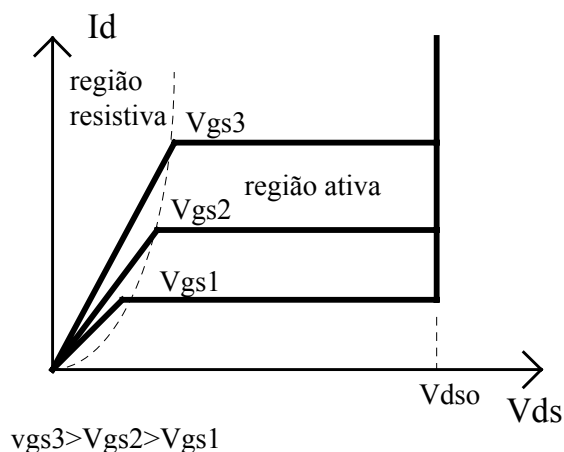


Figura 1.50 - Característica estática do MOSFET.

### 1.7.2 Área de Operação Segura

A figura 1.51 mostra a AOS dos MOSFET. Para tensões elevadas ela é mais ampla que para um TBP equivalente, uma vez que não existe o fenômeno de segunda ruptura. Para baixas tensões, entretanto, tem-se a limitação da resistência de condução.

- A: Máxima corrente de dreno contínua
- B: Limite da região de resistência constante
- C: Máxima potência (relacionada à máxima temperatura de junção)
- D: Máxima tensão  $V_{ds}$

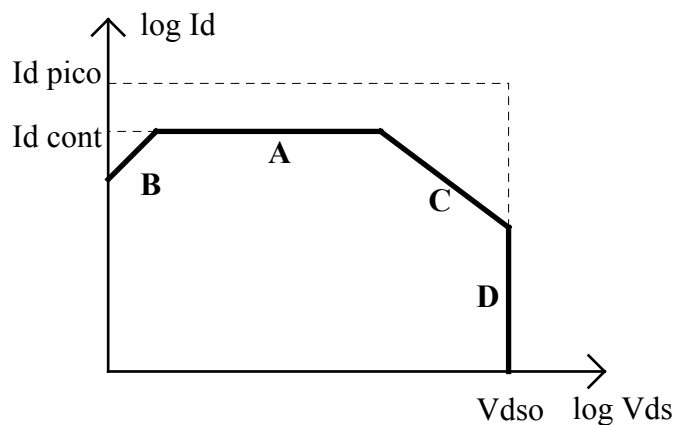


Figura 1.51 - AOS para MOSFET.

**1.7.3 Característica de chaveamento - carga indutiva**

a) Entrada em condução (figura 1.52)

Ao ser aplicada a tensão de acionamento ( $V_{gg}$ ), a capacitância de entrada começa a se carregar, com a corrente limitada por  $R_g$ . Quando se atinge a tensão limiar de condução ( $V_{th}$ ), após  $t_d$ , começa a crescer a corrente de dreno. Enquanto  $I_d < I_o$ ,  $D_f$  se mantém em condução e  $V_{ds} = V_{dd}$ . Quando  $I_d = I_o$ ,  $D_f$  desliga e  $V_{ds}$  cai. Durante a redução de  $V_{ds}$  ocorre um aparente aumento da capacitância de entrada ( $C_{iss}$ ) do transistor (efeito Miller), fazendo com que a variação de  $V_{gs}$  se torne muito mais lenta (em virtude do "aumento" da capacitância). Isto se mantém até que  $V_{ds}$  caia, quando, então, a tensão  $V_{gs}$  volta a aumentar, até atingir  $V_{gg}$ .

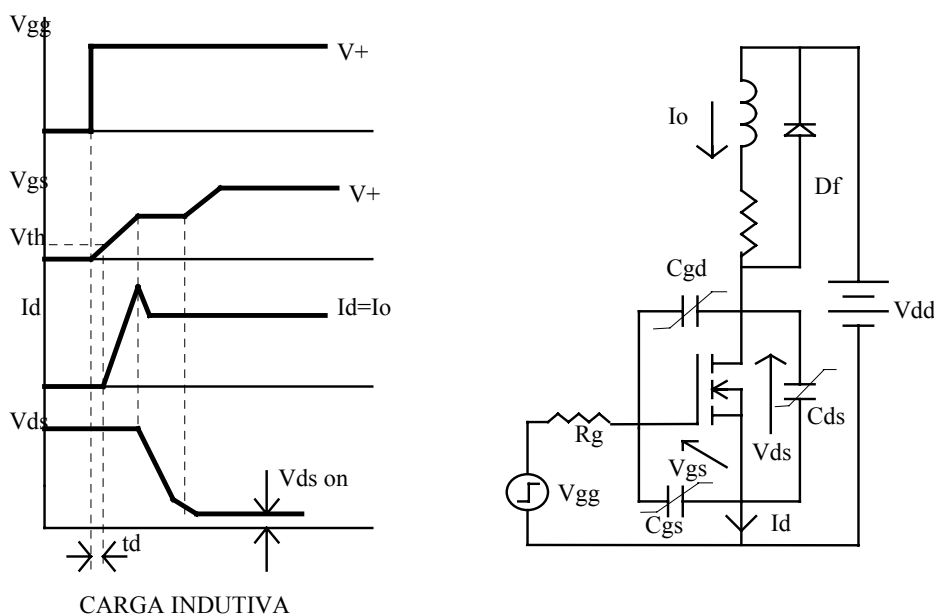


Figura 1.52 - Formas de onda na entrada em condução de MOSFET com carga indutiva.

Na verdade, o que ocorre é que, enquanto  $V_{ds}$  se mantém elevado, a capacitância que drena corrente do circuito de acionamento é apenas  $C_{gs}$ . Quando  $V_{ds}$  diminui, a capacitância dentre dreno e source se descarrega, o mesmo ocorrendo com a capacitância entre gate e dreno. A descarga desta última capacitância se dá desviando a corrente do circuito de acionamento, reduzindo a velocidade do processo de carga de  $C_{gs}$ , o que ocorre até que  $C_{gd}$  esteja descarregado.

Os manuais fornecem informações sobre as capacitâncias operacionais do transistor ( $C_{iss}$ ,  $C_{oss}$  e  $C_{rss}$ ), mostradas na figura 1.53, as quais se relacionam com as capacitâncias do componente por:

$$C_{iss} = C_{gs} + C_{gd}, \text{ com } C_{ds} \text{ curto-circuitada}$$

$$C_{rs} = C_{gd}$$

$$C_{oss} \simeq C_{ds} + C_{gd}$$

#### b) Desligamento

O processo de desligamento é semelhante ao apresentado, mas na ordem inversa. O uso de uma tensão  $V_{gg}$  negativa apressa o desligamento, pois acelera a descarga da capacitância de entrada.

Como os MOSFETs não apresentam cargas estocadas, não existe o tempo de armazenamento, por isso são muito mais rápidos que os TBP.

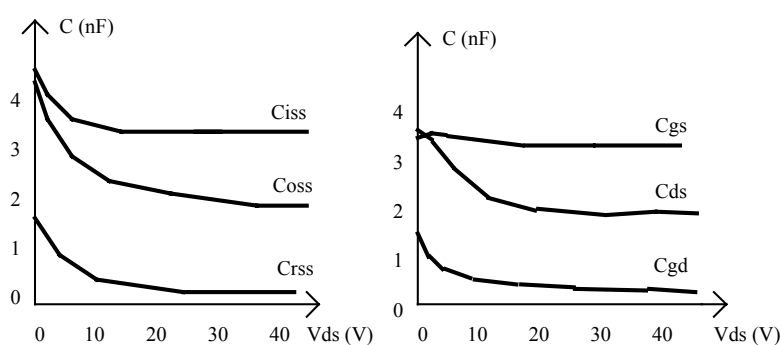


Figura 1.53 - Capacitâncias de transistor MOSFET

### 1.8 IGBT (Insulated Gate Bipolar Transistor)

O IGBT alia a facilidade de acionamento dos MOSFET com as pequenas perdas em condução dos TBP. Sua velocidade de chaveamento, em princípio semelhante à dos transistores bipolares, tem crescido nos últimos anos, permitindo operação em dezenas de kHz, nos componentes para correntes na faixa de algumas dezenas de Amperes.

#### 1.8.1 Princípio de funcionamento

A estrutura do IGBT é similar à do MOSFET, mas com a inclusão de uma camada P+ que forma o coletor do IGBT, como se vê na figura 1.54.

Em termos simplificados pode-se analisar o IGBT como um MOSFET no qual a região N- tem sua condutividade modulada pela injeção de portadores minoritários (lacunas), a partir da região P+, uma vez que J1 está diretamente polarizada. Esta maior condutividade produz uma menor queda de tensão em comparação a um MOSFET similar.

O controle de componente é análogo ao do MOSFET, ou seja, pela aplicação de uma polarização entre gate e emissor. Também para o IGBT o acionamento é feito por tensão.

A máxima tensão suportável é determinada pela junção J2 (polarização direta) e por J1 (polarização reversa). Como J1 divide 2 regiões muito dopadas, conclui-se que um IGBT não suporta tensões elevadas quando polarizado reversamente.

Os IGBTs apresentam um tiristor parasita. A construção do dispositivo deve ser tal que evite o acionamento deste tiristor, especialmente devido às capacitâncias associadas à região P, a qual relaciona-se à região do gate do tiristor parasita. Os modernos componentes não apresentam problemas relativos a este elemento indesejado.

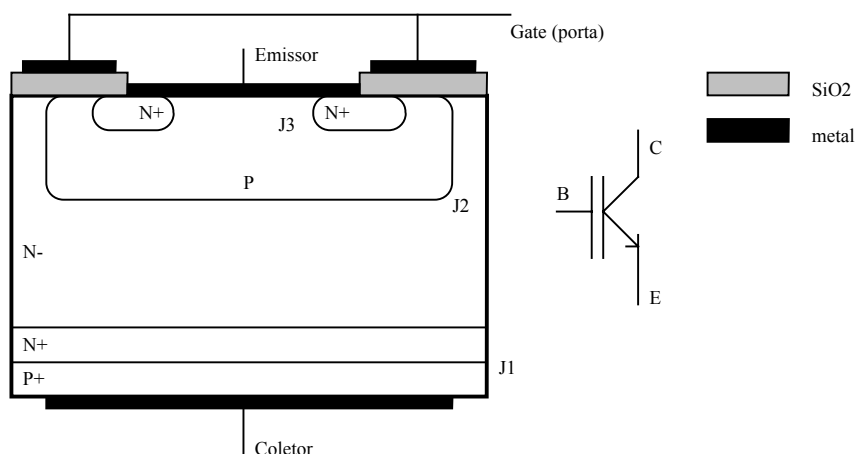


Figura 1.54 - Estrutura básica de IGBT.

### 1.8.2 Características de chaveamento

A entrada em condução é similar ao MOSFET, sendo um pouco mais lenta a queda da tensão  $V_{ce}$ , uma vez que isto depende da chegada dos portadores vindos da região P+.

Para o desligamento, no entanto, tais portadores devem ser retirados. Nos TBPs isto se dá pela drenagem dos portadores via base, o que não é possível nos IGBTs, devido ao acionamento isolado. A solução encontrada foi a inclusão de uma camada N+, na qual a taxa de recombinação é bastante mais elevada do que na região N-. Desta forma, as lacunas presentes em N+ recombinam-se com muita rapidez, fazendo com que, por difusão, as lacunas existentes na região N- refluem, apressando a extinção da carga acumulada na região N-, possibilitando o restabelecimento da barreira de potencial e o bloqueio do componente.

### 1.9 Alguns critérios de seleção entre transistores

Um primeiro critério é o dos limites de tensão e de corrente. Os MOSFET possuem uma faixa mais reduzida de valores, ficando, tipicamente entre: 100V/200A e 1000V/20A.

Já os TBP e IGBT atingem potências mais elevadas, indo até 1200V/500A. Tais limites, especialmente para os IGBTs têm se ampliado rapidamente em função do intenso trabalho de desenvolvimento que tem sido realizado.

Como o acionamento do IGBT é muito mais fácil do que o do TBP, seu uso tem sido crescente, em detrimento dos TBP.

Outro importante critério para a seleção refere-se às perdas de potência no componente. Assim, aplicações em alta frequência (acima de 50kHz) devem ser utilizados MOSFETs. Em frequências mais baixas, qualquer dos 3 componentes podem responder satisfatoriamente.

No entanto, as perdas em condução dos TBPs e dos IGBTs são sensivelmente menores que as dos MOSFET.

Como regra básica: em alta frequência: MOSFET  
em baixa frequência: IGBT

### 1.10 MCT - Mos-Controlled Thyristor

MCT (MOS-Controlled Thyristor) é um novo tipo de dispositivo semicondutor de potência que associa as capacidades de densidade de corrente e de bloqueio de tensão típicas

dos tiristores, com um controle de entrada e de saída de condução baseado em dispositivos MOS. Isto é, enquanto um GTO tem o gate controlado em corrente, o MCT opera com comandos de tensão.

Os MCTs apresentam uma facilidade de comando muito superior aos GTOs. Relembre-se o baixo ganho de corrente que um GTO apresenta no desligamento, exigindo um circuito de comando relativamente complexo. No entanto, os MCTs ainda (1995) não atingiram níveis de tensão e de corrente comparáveis aos dos GTOs, estando limitados a valores da ordem de 2000V e 600A.

O fato do MCT ser construído por milhares de pequenas células, muito menores do que as células que formam os GTOs, faz com que, para uma mesma área semicondutora, a capacidade de corrente dos MCTs seja menor do que um GTO equivalente. Mas esta é uma limitação tecnológica atual, associada à capacidade de construir-se maiores quantidades de células com certeza de funcionamento correto.

### 1.10.1 Princípio de funcionamento

Considerando o modelo de 2 transistores para um tiristor, um MCT pode ser representado como mostrado na figura 1.55. Nesta figura também se mostra uma seção transversal de uma célula do dispositivo. Um componente é formado pela associação em paralelo de milhares de tais células construídas numa mesma pastilha.

Em um MCT de canal P (P-MCT) o MOSFET responsável pela entrada em condução do tiristor (on-FET) é também de canal P, sendo levado à condução pela aplicação de uma tensão negativa no terminal de gate. Estando o anodo positivo, a condução do on-FET realiza uma injeção de portadores na base do transistor NPN, levando o componente à condução. Uma vez que o componente é formado pela associação de dezenas de milhares de células, e como todas elas entram em condução simultaneamente, o MCT possui excelente capacidade de suportar elevado  $di/dt$ .

O MCT permanecerá em condução até que a corrente de anodo caia abaixo do valor da corrente de manutenção (como qualquer tiristor), ou então até que seja ativado o off-FET, o que se faz pela aplicação de uma tensão positiva no gate.

A condução do off-FET, ao curto-circuitar a junção base-emissor do transistor PNP (é possível também uma estrutura que curto-circuita as junções base-emissor de ambos os transistores), reduz o ganho de corrente para um valor menor do que 1, levando ao bloqueio do MCT. A queda de tensão deve ser menor que  $V_{be}$ .

O MCT não apresenta o efeito Miller, de modo que não se observa o patamar de tensão sobre o gate, o qual pode ser modelado apenas como uma capacitância.

Esta capacidade de desligamento está associada a uma intensa interdigitação entre o off-FET e as junções, permitindo absorver portadores de toda superfície condutora do anodo (e do catodo).

Assim como um GTO assimétrico, o MCT não bloqueia tensão reversa acima de poucas dezenas de volts, uma vez que as camadas n+ ligadas ao anodo curto-circuitam a junção J1, e a junção J3, por estar associada a regiões de dopagem elevada, não tem capacidade de sustentar tensões mais altas. É possível, no entanto, fazê-los com bloqueio simétrico, também sacrificando a velocidade de chaveamento.

O sinal de gate deve ser mantido, tanto no estado ligado quanto no desligado, a fim de evitar comutações (por "latch-down" ou por  $dv/dt$ ) indesejáveis.

Na figura 1.56 mostra-se uma comparação entre a queda de tensão entre os terminais principais, em função da densidade de corrente, para componentes (MCT, IGBT e MOSFET).

Nota-se que o MCT apresenta tensões muito menores do que os transistores, devido à sua característica de tiristor. Ou seja, as perdas em condução deste dispositivo são

consideravelmente menores, representando uma de suas principais características no confronto com outros componentes.

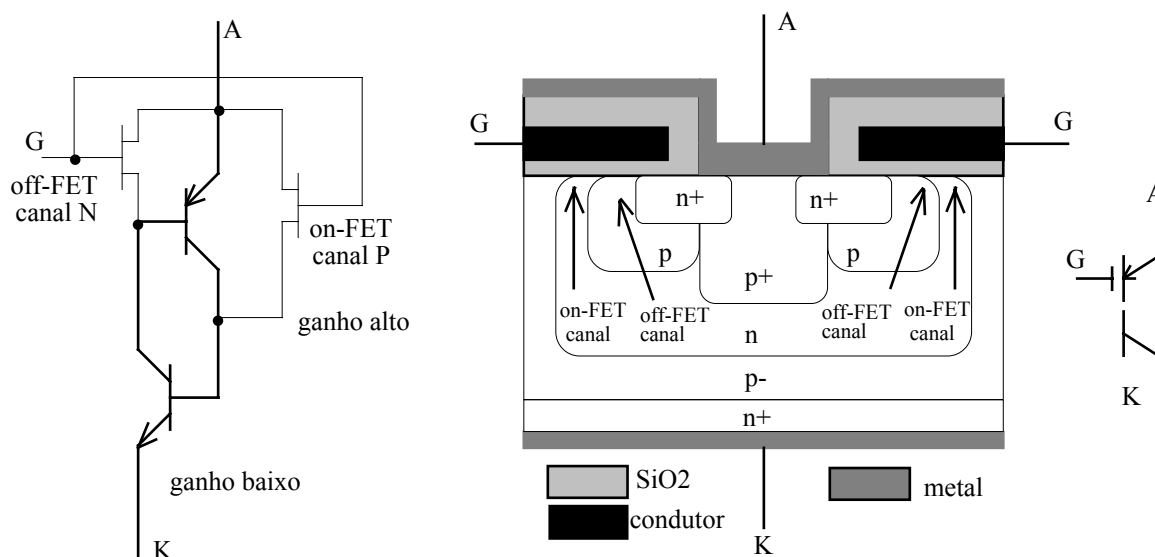


Figura 1.55 - Circuito equivalente de MCT canal P; corte transversal de uma célula e símbolo do componente.

Mantendo o off-FET operando durante o estado bloqueado, tem-se que a corrente de fuga circula por tal componente auxiliar, resultando numa melhoria na capacidade de bloqueio, mesmo em altas temperaturas. Devido a este desvio da corrente através do MOSFET, o limite de temperatura está associado ao encapsulamento, e não a fenômenos de perda da capacidade de bloqueio. Isto significa que é possível operá-los em temperaturas bem mais elevadas do que os outros componentes como, por exemplo, 250 °C.

Devido à elevada densidade de corrente, e conseqüente alto limite de  $di/dt$ , suportável pelo MCT, circuitos amaciadores devem ser considerado basicamente para o desligamento, podendo ser implementados apenas com um capacitor entre anodo e catodo, uma vez que sua descarga sobre o MCT no momento de entrada em condução deste, não é problemático.

### 1.10.2 Comparação entre P-MCT e N-MCT

É possível construir MCTs que são ligados por um MOSFET de canal N, e desligado por um MOSFET de canal P, como mostrado na figura 1.57.

Este componente entra em condução quando um potencial positivo é aplicado ao gate, desligando com uma tensão negativa. Como o anodo está em contato apenas com uma camada P, este dispositivo é capaz de sustentar tensões com polarização reversa.

Sabe-se que um MOSFET canal N é mais rápido e apresenta menor queda de tensão do que um MOSFET canal P.

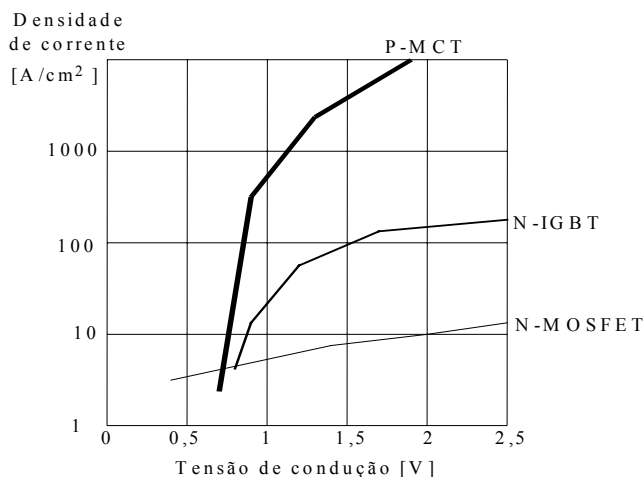


Figura 1.56 - Comparação entre componentes para 600V, com 1 μs de tempo de desligamento, desprezando a resistência do encapsulamento.

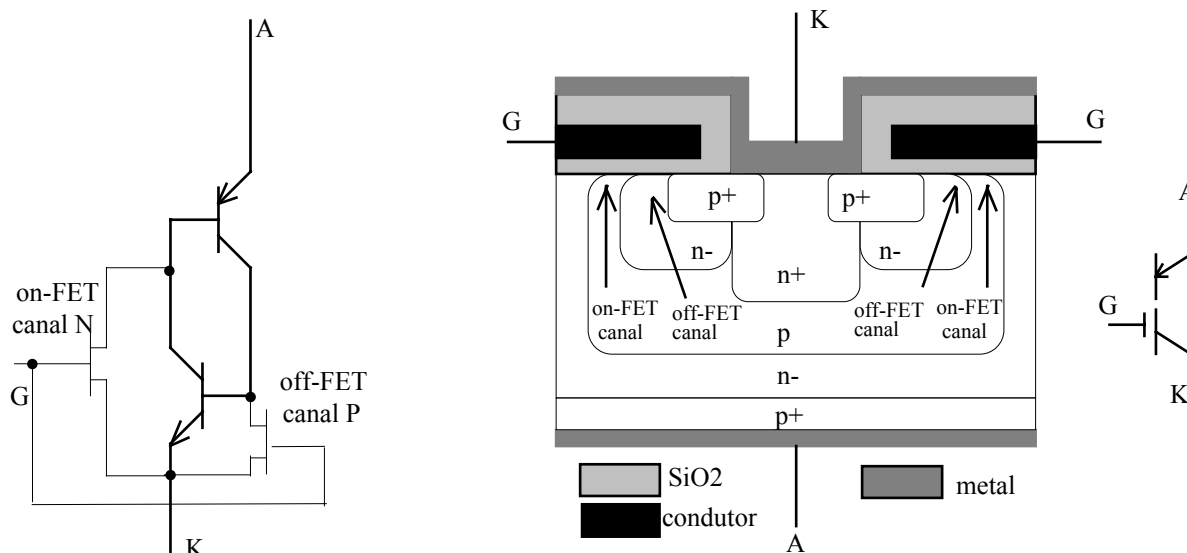


Figura 1.57 - Circuito equivalente de MCT canal N; corte transversal de uma célula e símbolo do componente.

Assim, um P-MCT, por ser desligado por um MOSFET canal N é capaz de comutar uma corrente de anodo 2 a 3 vezes maior do que a que se obtém em um N-MCT. Em contraposição, por ser ligado por um MOSFET canal P, a entrada em condução é mais lenta do que a que se tem em um N-MCT.

A queda no MOSFET deve ser menor que 0,7V, para garantir que o TB parasita não conduza. Esta queda de tensão se dá com a passagem da totalidade da corrente de anodo pelo MOSFET.

### 1.11 Materiais Emergentes

Silício é atualmente (1997) praticamente o único material utilizado para a fabricação de componentes semicondutores de potência. Isto se deve ao fato de que tem-se tecnologia para fazer o crescimento de monocristais de silício com pureza e em diâmetro suficientes, o que ainda não é possível para outros materiais.

Existem, no entanto, outros materiais com propriedades superiores, em relação ao silício, mas que ainda não são produzidos em dimensões e grau de pureza necessários à fabricação de componentes de potência.

Arseneto de Gálio (GaAs) é um destes materiais. Por possuir um maior gap de energia, sempre em relação ao silício, dispositivos construídos a partir deste material apresentam menor corrente de fuga e, assim, poderiam operar em temperaturas mais elevadas. Uma vez que a mobilidade dos portadores é muito maior no GaAs, tem-se um componente com menor resistência de condução, especialmente nos dispositivos com condução por portadores majoritários (MOSFET). Além disso, por apresentar uma maior intensidade de campo elétrico de ruptura, ele poderia suportar maiores tensões.

A tabela 1.1 mostra propriedades de diversos materiais a partir dos quais pode-se, potencialmente, produzir dispositivos semicondutores de potência.

Carbetos de Silício são materiais sobre os quais fazem-se intensas pesquisas. O gap de energia é maior que o dobro do Si, permitindo operação em temperaturas elevadas. Adicionalmente apresenta elevada condutividade térmica (que é baixa para GaAs), facilitando a dissipação do calor produzido no interior do semicondutor. Sua principal vantagem em relação tanto ao Si quanto ao GaAs é a intensidade de campo elétrico de ruptura, que é aumentada em uma ordem de grandeza.

Outro material de interesse potencial é o diamante. Apresenta, dentre todos estes materiais, o maior gap de energia, a maior condutividade térmica e a maior intensidade de campo elétrico, além de elevada mobilidade de portadores.

Uma outra análise pode ser feita comparando o impacto dos parâmetros mostrados na tabela 1.1 sobre algumas características de componentes (hipotéticos) construídos com os novos materiais. As tabelas 1.2 a 1.4 mostram as variações de alguns parâmetros. Tome-se os valores do Si como referência.

Tabela 1.1 Propriedades de materiais semicondutores

Propriedade	Si	GaAs	3C-SiC	6H-SiC	Diamante
Gap de energia a 300K (eV)	1,12	1,43	2,2	2,9	5,5
Condutividade térmica (W/cm.C)	1,5	0,5	5,0	5,0	20
Mobilidade a 300K (cm <sup>2</sup> /V.s)	1400	8500	1000	600	2200
Campo elétrico máximo (V/cm)	3.10 <sup>5</sup>	4.10 <sup>5</sup>	4.10 <sup>6</sup>	4.10 <sup>6</sup>	1.10 <sup>7</sup>
Temperatura de fusão (°C)	1415	1238	Sublima >> 1800	Sublima >>1800	Muda de fase 2200*

\* Diamante → grafite

Nota-se (tabela 1.2) que as resistências da região de deriva são fortemente influenciadas pelos materiais. Estes valores são determinados considerando as grandezas indicadas na tabela 1.1. A resistência de um componente de diamante teria, assim, um valor cerca de 30000 vezes menor do que tem-se hoje num componente de Si. O impacto sobre a redução das perdas de condução é óbvio.

Na tabela 1.3 tem-se, para um dispositivo que deve suportar 1kV, as necessidades de dopagem e o comprimento da região de deriva. Nota-se também aqui que os novos materiais permitirão uma redução drástica no comprimento dos dispositivos, implicando numa menor quantidade de material, embora isso não necessariamente tenha impacto sobre o custo. Um dispositivo de diamante seria, em princípio, capaz de suportar 1kV com uma dopagem elevada na região de deriva e num comprimento de apenas 2μm, ou seja, 50 vezes menos que um componente equivalente de Si.

Na tabela 1.4 tem-se expressa a redução no tempo de vida dos portadores no interior da região de deriva. Este parâmetro tem implicações sobre a velocidade de comutação dos dispositivos, sendo, assim, esperável que componentes de diamante, sejam algumas ordens de grandeza mais rápidos que os atuais componentes de Si.

Tabela 1.2 Resistência ôhmica da região de deriva

Material	Si	GaAs	SiC	Diamante
Resistência relativa	1	$6,4 \cdot 10^{-2}$	$9,6 \cdot 10^{-3}$	$3,7 \cdot 10^{-5}$

Tabela 1.3 Dopagem e comprimento da região de deriva necessário para uma junção abrupta suportar 1kV

Material	Si	GaAs	SiC	Diamante
Dopagem ( $\text{cm}^{-3}$ )	$1,3 \cdot 10^{14}$	$5,7 \cdot 10^{14}$	$1,1 \cdot 10^{16}$	$1,5 \cdot 10^{17}$
Comprimento ( $\mu\text{m}$ )	100	50	10	2

Tabela 1.4 Tempo de vida de portador (na região de deriva) para uma junção pn com ruptura de 1000V

Material	Si	GaAs	SiC	Diamante
Tempo de vida	1,2 $\mu\text{s}$	0,11 $\mu\text{s}$	40 ns	7 ns

Muitos problemas tecnológicos ainda devem ser solucionados para que estes materiais se constituam-se, efetivamente, em alternativas para o Si. Silício é um material que vem sendo estudado há quase meio século e com enormes investimentos. O mesmo não ocorre com os demais materiais.

O GaAs vem sendo estudado nas últimas 2 décadas, mas com uma ênfase em dispositivos rápidos, seja para aplicações computacionais, seja em comunicações óticas. Não existe ainda tecnologia para produzir pastilhas com o grau de pureza e dimensão necessárias à construção de componentes de potência. Além disso, em relação ao Si, este material não possui um óxido natural (como é o  $\text{SiO}_2$ ), dificultando a formação de camadas isolantes e de máscaras para os processos litográficos. Em 1994 a Motorola anunciou o lançamento comercial de diodo schottky de 600V. No entanto, embora para este componente específico o aumento da tensão seja significativo, as vantagens do GaAs sobre o Si são incrementais, quando comparadas com os outros materiais.

O estágio de desenvolvimento dos SiC é ainda mais primitivo nos aspectos do processamento do material para obter-se a pureza necessária, nas dimensões requeridas para estas aplicações de potência.

Quanto ao diamante, não existe ainda uma tecnologia para construção de "waffers" de monocristal de diamante. Os métodos existentes para produção de filmes finos levam a estruturas policristalinas. A difusão seletiva de dopantes e a realização de contatos ôhmicos ainda devem ser objeto de profundas pesquisas.

### 1.12 Referências Bibliográficas

Grafham, D.R. e Golden, F.b., editors: SCR Manual. General Electric, 6o ed., 1979, USA.

Rice, L.R., editor: SCR Designers Handbook. Westinghouse Electric Co., 1970, USA

Hoft, R.G., editor: SCR Applications Handbook. International Rectifiers, 1977, USA

Tsuneto Sekiya, S. Furuhashi, H. Shigekane, S. Kobayashi e S. Kobayashi: "Advancing Power Transistors and Their Applications to Electronic Power Converters", Fuji Electric Co., Ltd., 1981

Edwin S. Oxner: "MOSPOWER Semiconductor", Power Conversion International, Junho/Julho/Agosto/Setembro 1982, Artigo Técnico Siliconix TA82-2

B. Jayant Baliga: "Evolution of MOS-Bipolar Power Semiconductos Technology", Proceedings of the IEEE, vol 76, no. 4, Abril 1988, pp. 409-418

V. A. K. Temple: "Advances in MOS-Controlled Thyristor Technology", PCIM, Novembro 1989, pp. 12-15.

N. Mohan, T. M. Undeland and W. P. Robbins: "Power Electronics - Converters, Applications and Design", John Wiley & Sons, Inc., Second Ed., 1995

Bimal K. Bose "Power Electronics - A Technology Review", Proceedings of the IEEE, vol 80, no. 8, August 1992, pp. 1303-1334.

Detemmerman, B.: Parallel and Serie Connection of GTOs in Traction Applications. I European Conference on Power Electronics and Applications, 1985.

Hausles, M. e outros: Firing System and Overvoltage Protection for Thyristor Valves in Static VAR Compensators. Brown Boveri Review, 4-1987, pp. 206-212

Miller, T.J.E.: Reactive Power Control in Electric Systems. John Wiley & Sons, 1982, USA

E. Duane Wolley: Gate Turn-off in p-n-p-n devices. IEEE Trans. On Electron Devices, vol. ED-13, no.7, pp. 590-597, July 1966

Yasuhiko Ikeda: Gate Turn-Off Thyristors. Hitachi Review, vol 31, no. 4, pp 169-172, Agosto 1982

A. Woodworth: Understanding GTO data as an aid to circuit design. Electronic Components and Applications, vol 3, no. 3, pp. 159166, Julho 1981

Steyn, C.G.; Van Wyk, J.D.: Ultra Low-loss Non-linear Turn-off Snubbers for Power Electronics Switches. I European Conference on Power Electronics and Applications, 1985.

Edwin S. Oxner: Power Conversion International, Junho/Julho/Agosto/Setembro 1982. Artigo Técnico Siliconix TA82-2 MOSPOWER Semiconductor

V. A. K. Temple: Advances in MOS-Controlled Thyristor Technology. PCIM, Novembro 1989, pp. 12-15.

MCT User's Guide. Harris Semiconductors